

УДК 621.315.592

С.Э. Притчин

Кременчугский национальный университет им. Михаила Остроградского

МИКРОКОНТРОЛЕРНЫЙ КОМПЛЕКС ПОДГОТОВКИ ПОДЛОЖЕК АРСЕНИДА ГАЛЛИЯ

Притчин С.Е. Мікроконтролерний комплекс підготовки підкладок арсеніду галію. В статті розглядається рішення щодо поліпшення якості підготовки підкладок арсеніду галію для виробів мікро-нано електроніки та фотовольтакі. Показано що існуючі рішення в процесі підготовки підкладок створюють великий порушений шар який призводить до збільшення відсотка браку. Розроблено мікроконтролерний комплекс підготовки підкладок та визначено обмеження на процес шліфування підкладок. Запропоновано структурну схему комплексу та розроблено алгоритм процесу шліфування. Завдяки прийнятим рішенням глибина порушеного шару підкладки скоротилася з 30 до 10 мкм.

Ключові слова: арсенід галію, підкладки, підготовка, шліфування.

Форм. 9 Табл. 0 Рис. 6 Літ. 13

Анализ проблемы. Арсенид галлия (GaAs) является одним из перспективных полупроводников, который по объему производства и области применения занимает второе место после кремния (Si). Особенностью этого полупроводника является то, что по своим характеристикам он в некоторых областях превосходит кремний или германий [1]. Арсенид галлия имеет большую, чем кремний или германий подвижность электронов, типовое значение которой составляет 8500 см²/(В·с), что позволяет создавать приборы работающие на высоких и сверхвысоких частотах.

Электронные изделия, в основе которых лежит GaAs, создают меньше помех, чем кремниевые приборы на той же частоте. Из-за более высокой напряженности электрического поля пробоя в арсениде галлия по сравнению с кремнием, приборы на базе арсенида галлия могут работать при большей мощности. Эти свойства делают GaAs широко используемым в полупроводниковых лазерах, некоторых радарных системах. Полупроводниковые приборы GaAs имеют более высокую радиационную стойкость, чем кремниевые, что обуславливает их использование в условиях радиационного излучения.

Активно развивающейся областью применения арсенида галлия является рынок альтернативных источников энергии. Не смотря на то, что в настоящее время основной объем производства фотоэлектронных преобразователей для солнечных электростанций основывается на кремниевых элементах, арсенид галлия с каждым годом занимает все более широкий сектор.

Основой всех электронных приборов являются подложки, которые в дальнейшем используются для нанесения эпитаксиальных слоев. Подложкой принято называть изоляционный или полупроводниковый материал виде пластины, шайбы, бруска или диска, который служит общим основанием для изготовления электронных приборов. От качества подготовки подложек сильно зависят параметры полупроводниковых приборов и солнечных элементов. В процессе подготовки подложек, который заключается в резки слитка на пластины, механического шлифования пластин и механико-химической полировки, в подложках формируются структурные дефекты которые в последствии переходят на эпитаксиальные слои и приводят к ухудшению параметров электронных приборов, или к браку. Процесс шлифования пластин является основным этапом, который приводит к возникновению структурных дефектов. До настоящего времени не до конца изучен вопрос выбора оптимальных режимов шлифования, которые не создают глубокие нарушенные слои в подложках, отсутствуют автоматические комплексы шлифования подложек арсенида галлия позволяющие исключить человеческий фактор.

Решение этой задачи позволит улучшить качество полупроводниковых приборов и солнечных элементов в основе изготовления которых лежит арсенид галлия.

Анализ последних достижений и публикаций. Начиная с 1954 года, когда впервые было синтезировано соединение GaAs, и было обнаружено что оно является полупроводником, интерес к изучению его свойств продолжает оставаться довольно большим. Постоянно совершенствуются технология и оборудование выращивания слитков арсенида галлия которые направлены на увеличение диаметра выращиваемых подложек и слитков, улучшение их структурного совершенства.

Изучением свойств и разработкой технологии выращивания арсенида галлия, разработкой устройств на его основе занимались и занимаются достаточно большое число как зарубежных так и отечественных ученых. Можно назвать такие известные имена как Ямамото, Стилман, Ди-Карло, Бюрнер, Ж.И.Алферов, Г.П.Ковтун, В.П.Кладько, В.Ф.Мачулин.

Не смотря на большое внимание к проблеме подготовки подложек как со стороны зарубежных ученых таких как К. Fujiwara, W. Torgance [4,5], российских - Ю.А.Концевой [6,7], украинских – Оксанич А.П [8] ряд задач повышения качества подготовки подложек остаются не решенными.

Нерешенные части проблемы. Из всех технологических операций изготовления подложек арсенида галлия, процесс шлифовки является наименее изученным. Это связано с множеством факторов влияющих на процесс шлифования, таких как влияние соотношения скоростей вращения шлифовального круга и стола на глубину нарушенного слоя или влияние на качество шлифования вылета зерна. Не решенной проблемой также является автоматизация процесса шлифования подложек арсенида галлия.

Целью исследования является изучение процесса подготовки подложек арсенида галлия в части процесса шлифования, и разработка микроконтроллерного комплекса подготовки подложек.

Основные результаты исследования. Процесс шлифования подложек арсенида галлия заключается в последовательной обработке подложки 3 –мя алмазными шлифовальными кругами разной зернистости. Подложки закрепляются на вращающемся столе, а вращающиеся круги на перемещающихся шкивах. Каждый круг снимает определенную часть подложки, таким образом чтобы привести толщину подложки к заданному значению [10].

После абразивной обработки (шлифовки) пластины на ее поверхности остаются микроповреждения (микротрещины) (см. рис.1).

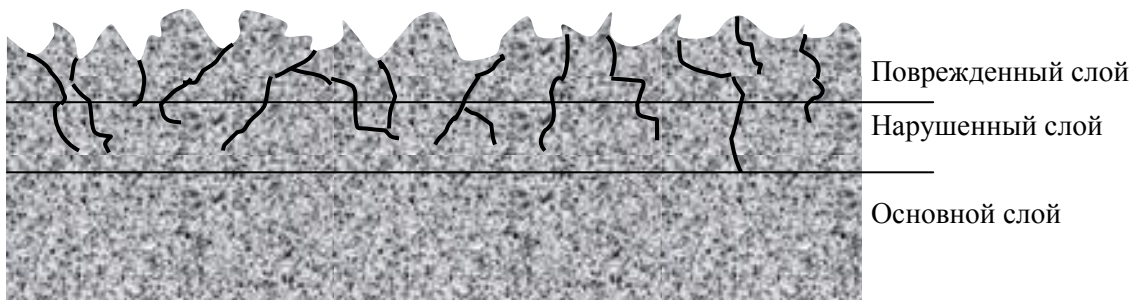


Рис. 1. Схематичное изображение подложки арсенида галлия после резки.

Уровень шершавости и величина повреждения напрямую зависят от величины зерна алмаза. Такие повреждения становятся причиной изгиба, появления трещин и разлома пластины. В рельефном слое, созданном в результате шлифовки, в бугорках и трещинах оседает пыль. Микротрещинки проникают глубже, в приповерхностный слой.

Как показано в работе [11] качество шлифовки КС определяется кинематическими параметрами шлифовального станка. Для обеспечения оптимизированной процедуры шлифовки необходимо соблюдение ограничений на отношение скоростей вращения стола и кругов $n_{ст}/n_{кр}$ в соответствии с выражением:

$$\frac{n_{ст}}{n_{кр}} < \frac{0,2x}{R_{ст}\xi(y)}, \quad (1)$$

где x – глубина погружения алмазного зерна, $R_{ст}$ – радиус шлифовального стола, $\xi(y)$ – геометрическая функция ($=2$).

Требуется также соблюдение ограничений на глубину шлифования t в соответствии с выражением (2) и максимальной глубиной шлифования (выражение 3):

$$t < \frac{\pi R_{ст}^2 q_b k_t}{P'}, \quad (2)$$

где q_b – нормальное давление на подложку, k_t – коэффициент трения, P' – сила пропорциональная глубине шлифования;

$$d_{max} < \frac{\sqrt{2}[\sigma]\pi^2 rh}{8P'(t)}, \quad (3)$$

где $[\sigma]$ – предел прочности при сжатии, h – толщина подложки;

С учетом того, что после резки слитка на пластины, толщины пластин могут отличаться друг от друга, для обеспечения оптимального режима шлифования необходима информация о толщине пластины уставленных на стол шлифования. С учетом того что существующие станки подготовки подложек не оборудованы датчиком измерения толщины пластины, в схему разрабатываемого комплекса необходимо ввести соответствующий датчик.

Тогда толщину подложки можно определить по следующему соотношению:

$$h = s_{nc} - s_{nn} \quad (4)$$

где s_{nc} – расстояние от стола до датчика, s_{nn} – расстояние от поверхности до датчика.

Как показано в работе [12] при резке слитка на пластины допускается непараллельность сторон, что может вызвать термоудар за счет разницы усилия шлифования стороны с большей высотой и стороны с меньшей высотой. Для определения непараллельности подложки необходимо провести измерение толщины по всей поверхности, то есть повернуть стол на такой угол, который обеспечить прохождение датчика измерения высоты по диаметру подложки. Этот угол можно определить по следующему выражению:

$$\alpha = 2 \arctg\left(\frac{R_{cm}}{r}\right), \quad (5)$$

где R_{cm} – радиус окружности проходящей через центр подложек, r – радиус подложки.

Тогда максимальная толщина подложки арсенида галлия может быть определена как:

$$h_{\max} = \max(h_{ni}) \quad (6)$$

где h_{ni} – матрица измеренных i -х значений n -й подложки.

Толщина сошлифованного слоя для обеспечения заданной толщины подложки будет определять следующим выражением:

$$H = h_{\max} - h_{set} \quad (7)$$

где h_{set} – заданная толщина подложки арсенида галлия равная для подложек диаметром $3''$ – 800 мкм.

Как было показано выше, процесс шлифования состоит из последовательно прохода подложки 3-мя кругами разной зернистости, и следовательно толщина сошлифованного слоя равняется сумме толщин сошлифованных слоев каждым кругом. Как было показано в работе [13] на глубину шлифовки каждым кругом накладываются конструктивные ограничения. Это приводит к необходимости соблюдения условия (8):

$$H \leq h_{k1} + h_{k2} + h_{k3} \quad (8)$$

В том случае если условие (8) не выполняется, шлифовку следует производить за несколько проходов, при этом число проходов шлифовки, N , определится как:

$$N = \text{int}\left(\frac{H - \sum_{i=1}^3 h_i}{\sum_{i=1}^3 h_{i \max}}\right), \quad (9)$$

На основе вышеизложенного и с учетом выведенных ограничений на процесс шлифования можно определить состав входных и выходных сигналов для комплекса подготовки подложек арсенида галлия.

Требуемой входной информацией является толщина исходной пластины размещенной на столе, положение шпинделя шлифовального круга и угол поворота шлифовального стола.

Исполнительными устройствами комплекса являются электропривода обеспечивающие вращение стола, вращение шпинделей и перемещение шпинделей. Таким образом выходными данными комплекса должны являться сигналы задания частоты вращения электродвигателей.

Анализ процесса шлифования подложек, разработанные ограничения на процесс шлифования и состав входной информации и выходных данных позволили разработать структурную схему комплекса подготовки подложек арсенида галлия, которая приведена на рисунке 2.

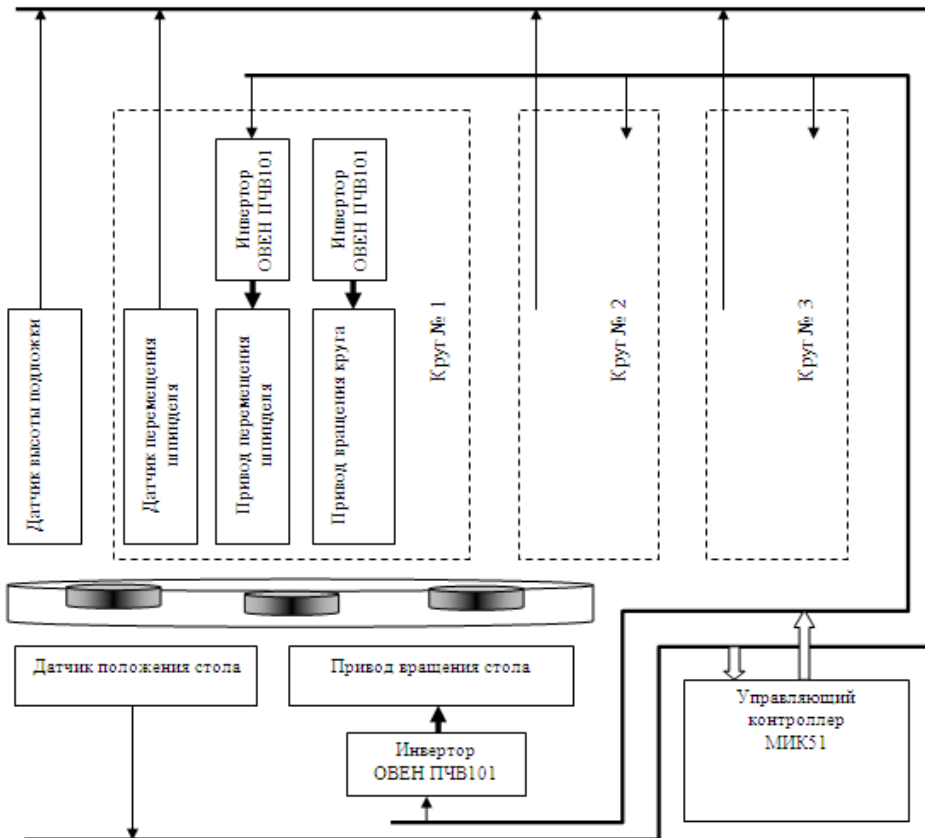


Рис. 2. Структурная схема микроконтроллерного комплекса подготовки подложек арсенида галлия.

Комплекс состоит из приводов перемещения шпинделей кругов, основой которых является электрошпиндель управляемый частотным инвертором ОВЕН ПЧВ103-3К0-В. Каждый привод снабжен датчиком обратной связи, позволяющим организовать автоматическое независимое управление величиной перемещения шпинделя. Формируемый управляющий сигнал на эти привода является функцией, зависящей от величины перемещения шпинделя, определяемой требуемым значением снимаемого припуска и необходимым давлением на структуру. Для измерения величины перемещения шпинделей в схему введены датчики перемещения шпинделей на базе оптического датчика положения «Лабракон». Вращение шпинделей задается инвертором ОВЕН ПЧВ103-3К0-В и поддерживается постоянным на всем протяжении процесса шлифования. Стол приводится во вращение приводом на базе инвертора ОВЕН ПЧВ103-3К0-В. Для контроля положения стола в схему введен датчик положения стола на базе энкодера типа MZ-51.

Взаимодействие всех управляемых элементов комплекса осуществляется микроконтроллером МИК 51 (производитель «Микрол», Украина), который представляет собой компактный малоканальный многофункциональный высокопроизводительный микропроцессорный контроллер

обеспечивающий автоматическое регулирование и логическое управление технологическими процессами и устройствами. Программирование контроллера выполняется с помощью клавиш передней панели или по интерфейсу с помощью специального программного обеспечения - визуального редактора FBD-программ АЛЬФА. В качестве языка программирования в системе реализован язык функциональных блочных диаграмм Function Block Diagram (FBD), предоставляющий пользователю механизм объектного визуального программирования.

Программа микроконтроллера на языке FBD приведена на рисунке 3.

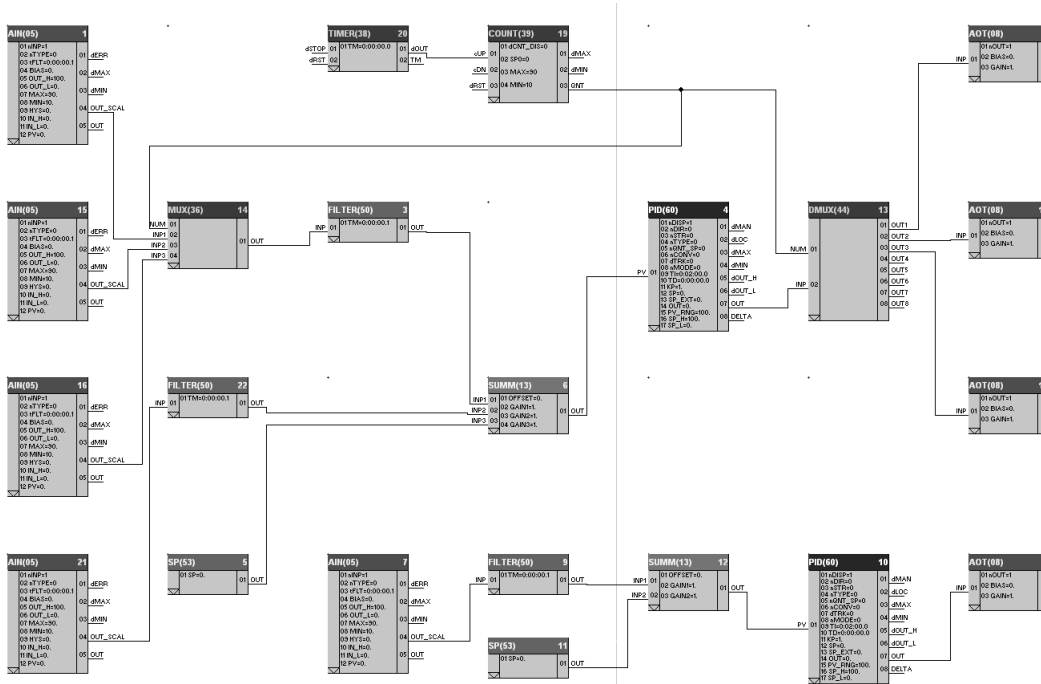


Рис. 3. Программа управляющего микроконтроллера комплекса подготовки подложек арсенида галлия.

Для обеспечения автоматического управления станком, обеспечивающего оптимальный режим шлифования, алгоритм управления станком должен строиться таким образом, чтобы максимально автоматизировать все виды операций с учетом требований и ограничений, указанных выше.

Определим операции подготовки подложек подлежащих автоматизации:

- определение толщины пластины;
- вычисления числа проходов шлифования;
- вычисление глубины шлифования для каждого круга;
- включение приводов вращения кругов;
- включение привода вращения стола.
- перемещение шпинделей кругов в вычисленную позицию;

Таким образом, учитывая операции, выполняемые в автоматическом режиме можно разработать алгоритм управления процессом шлифовки подложек арсенида галлия.

Основой алгоритма является формирование управляющих воздействий на положение стола и величину перемещения кругов. Входной информацией при этом является измеренная толщина подложек с учетом непараллельности их сторон.

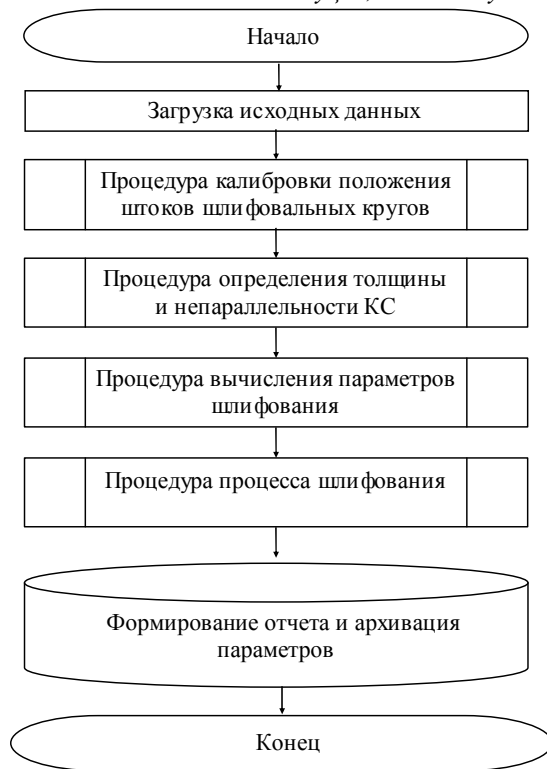


Рис. 4. Укрупненный алгоритм микроконтроллерного комплекса подготовки подложек арсенида галлия.

Укрупненный алгоритм комплекса приведен на рисунке 4.

Алгоритм реализует выполнение следующих функций:

- высокоточное измерение толщины пластины с помощью лазерного метода;
- высокоточное измерение непараллельность сторон пластин помощью лазерного метода;
- вычисление оптимальных параметров шлифования обеспечивающих отсутствие термоудара в процессе шлифовки и минимальную глубину нарушенного слоя;
- обеспечение идентичности условий шлифования пластин;
- регулирование оборотов вращения стола и кругов;
- поддержание заданных параметров шлифования;
- архивацию текущих параметров шлифования.

Процедура калибровки положения штоков шлифовальных кругов выполняется в полуавтоматическом режиме. Она предназначена для определения положения режущей кромки шлифовальных кругов относительно поверхности шлифовального стола.

Алгоритм состоит из следующих шагов:

Шаг 1 – выполняется калибровка датчиков положения шлифовальных кругов;

Шаг 2 – выполняется процедура позиционирования и поворот стола на 360 градусов. В процессе поворота выполняется процедура измерения толщины и непараллельности пластин, в рамках которой производится определение пластины с максимальной высотой, включая непараллельность сторон.

Шаг 3 – начинается цикл шлифовки пластин. На основе исходных данных и результатов вычислений, выполненных на шаге 1 и 2, определяются число проходов по выражению (9) и глубина шлифования каждым кругом в соответствии с выражением (3) и ограничением (8). По окончании определения параметров шлифования выполняются процедуры управления перемещением кругов.

Шаг 4 – шаг выполняется после завершения шлифовки всех пластин. На этом шаге осуществляется послеоперационный контроль толщины всех пластин, формирование отчета о результатах операции шлифования и сохранение параметров шлифования в архиве. Выполняется завершение работы программы.

Для проверки правильности принятых аппаратурных и программных решений нами были проведены эксперименты по подготовки подложек арсенида галлия. Измерение нарушенного слоя проводились на сколах подложек шлифованных и полированных алмазными пастами с последовательным изменением размера зерна, вплоть до 0,25 мкм.

Методом проекционной топограммы были получены снимки нарушенного слоя при подготовке подложек по существующей технологии и подготовке подложек на разработанном микроконтроллерном комплексе. На рисунке 5 приведен снимок скола подложки подготовленного по существующей технологии, и на рисунке 6 – скола подготовленного на микроконтроллерном комплексе.

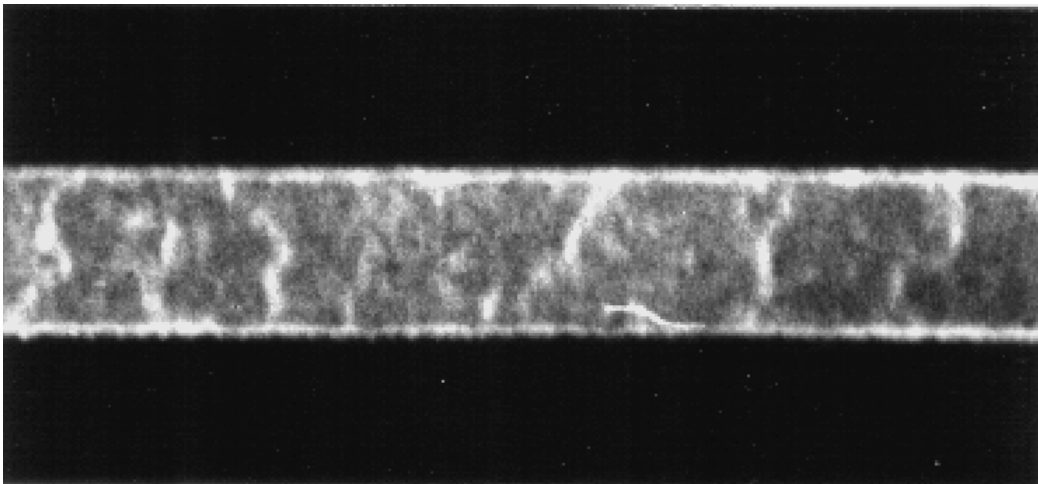


Рис.5. Проекционная топограмма скола арсенида галлия подготовленного на существующем оборудовании.

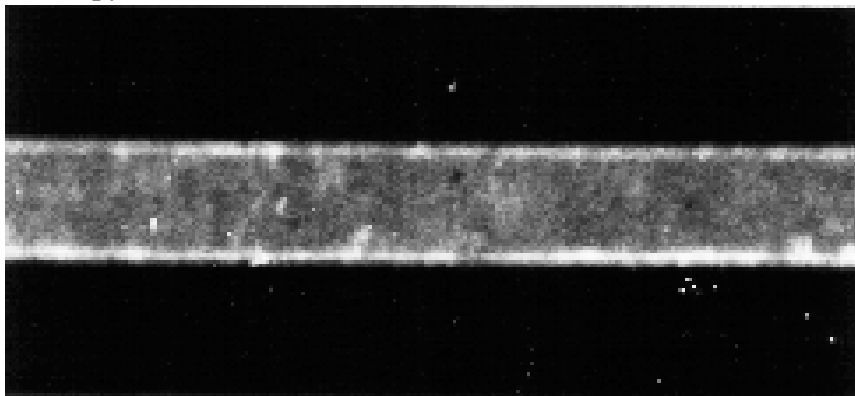


Рис.6. Проекционная топограмма скола арсенида галлия подготовленного на микроконтроллерном комплексе.

Можно видеть что в результате подготовки подложек на разработанном микроконтроллерном комплексе структурное совершенство нарушенного слоя значительно улучшилось. Это вызвано оптимизацией параметров шлифования, учетом ограничений и учетом непараллельность пластин. При этом глубина нарушенного слоя уменьшилась с 30 до 10 мкм.

Выводы. Анализируя выше сказанное можно сделать следующие выводы: 1. На основе анализа процесса подготовки подложек арсенида галлия и технологии шлифования пластин обос-
© Притчин С.Э.

нована архітектура мікроконтролерного комплексу підготовки підложек арсеніда галія. 2. Показано, що для забезпечення оптимального режиму шліфування необхідний урахунок непаралельності поверхні підложки, і коректування режиму шліфування з урахуванням цього параметра. 3. Розроблена структурна схема і алгоритм мікроконтролерного комплексу підготовки підложек автоматизуюча процес шліфування і забезпечуюча оптимальні режими шліфування з зменшенням глибини порушеного шару до 10 мкм.

Література

1. Наумов А. В. Обзор мирового рынка арсенида галлия. / А. В. Наумов // Технология и конструирование в электронной аппаратуре. – 2005. – № 6. – С. 53 – 57.
2. Шур М. С. Современные приборы на основе арсенида галлия: Пер. с англ / М. С. Шур. – М.: Мир. – 1991. – с. 632
3. Algora C. A GaAs solar cell with an efficiency of 26.2% at 1000 suns and 25.0% at 2000 suns. / C. Algora, E. Ortiz, I. Rey-Stolle, V. Diaz.//IEEE Trans Electron Dev. – 2001. – v. 48. – P. 840–844.
4. K. Fujiwara, Y. Nishikawa, Y. Tokuda, T. Nakayama Effects of substrate preparation conditions on GaAs oval defects grown by molecular beam epitaxy // J. Appl. Phys. Lett. – 1986. – v 48. – P. 701 - 704.
5. W. Torrance, J. McAnemy, and M. Robertson, "Wax Mounting, Backlapping, and Chemo-Mechanical Polishing of 150mm (6 Inch) GaAs Wafers", GaAs MANTECH Conf. 1999, p. 183-185.
6. Концевой Ю. А.. Пластичность и прочность полупроводниковых материалов и структур. / Ю. А. Концевой, Ю. М. Литвинов, Э. А.Фаттахов — М.: Радио и связь. – 1982. – 240 с.
7. Чистяков Ю.Д Введение в процессы интегральных микро- и нанотехнологий. В двух томах. Т.1. Физико-химические основы технологии микроэлектроники. / Ю.Д.Чистяков, Ю.П. Райнова. – М.: Изд-во "БИНОМ. Лаборатория знаний". – 2010. – 392 с.
8. Оксанич А.П., Притчин С.Э., Ткаченко М.А. Математическое моделирование механической обработки кремниевых структур на станке алмазной шлифовки САШ-420М // Науковий вісник ІЕНТУ „Нові технології”. – 2004. – № 1-2(4-5). – с. 121-124.
9. Ткаченко М.А. Разработка процедуры оптимизации управления процессом шлифовки кремниевых структур с диэлектрической изоляцией на станке САШ-420М / М.А. Ткаченко // Науковий вісник ІЕНТ. Нові технології. – Кременчук. – 2005. – № 1-2 (7-8). – с. 76-85.
10. Hendriks H.. Back-side Processing of GaAs Wafers/ H. Hendriks, B. Patel, J. Crites. // CS-MAX Compound Semiconductor Mfg Expo. – 2010. – P. 1 - 7
11. Моряков О.С. Устройство и наладка оборудования полупроводникового производства./ О.С. Моряков. – М.: Высшая школа. – 1984. –186 с.
12. Маслов Е.Н. Высокопроизводительное шлифование/ Е.Н. Маслов. – М.: Наука. – 1964. –143 с.
13. Оксанич А.П., Притчин С.Э., Ткаченко М.А. Формирование математической модели определения кинематических параметров шлифования кремниевых структур с диэлектрической изоляцией. // Фізика і технологія тонких плівок. – Матеріали Ювілейної Х Міжнародної конференції. – Т. 2. – Івано-Франківськ. – 2005. – с. 193-194.