

М.В. СТРИХА,¹ А.І. КУРЧАК²¹ Київський національний університет імені Тараса Шевченка, факультет радіофізики, електроніки і комп'ютерних систем (Просп. Глушкова, 42, Київ; e-mail: maksym.strikha@gmail.com)² Інститут фізики напівпровідників імені В.Є. Лашкарьова НАН України (Просп. Науки, 41, Київ 03680; e-mail: maksym.strikha@gmail.com)**ФУНДАМЕНТАЛЬНІ ОБМЕЖЕННЯ
ДЛЯ ДОВЖИНИ КАНАЛУ ПРОВІДНОСТІ
MOSFET З УРАХУВАННЯМ РЕАЛЬНОГО
ВИГЛЯДУ БАР'ЄРНОГО ПОТЕНЦІАЛУ**

УДК 539

В статті оцінено мінімальну довжину каналу транзистора MOSFET, який є основним пристроєм сучасної електроніки. Врахування реального вигляду потенціалу в каналі показує, що за наявності напруги на стоку електрон тунелює крізь область, суттєво коротшу від фізичної довжини каналу L , і тому наявна в літературі оцінка мінімальної зумовленої квантовими обмеженнями довжини каналу в кремнієвому MOSFET $L_{\min} \approx 1,2$ нм є суттєво заниженою. Звідси зрозуміло, чому після досягнення робочих довжин каналу в 5 нм так і не вдалося вийти на вже давно декларовані значення в 3 нм при збереженні належного рівня функціональності роботи транзистора. Зроблені в нашій роботі оцінки підтверджують: фундаментальних меж масштабування кремнієвих MOSFET вже майже досягнуто.

Ключові слова: транзистор метал–діелектрик–напівпровідник, мінімальна довжина каналу, тунелювання крізь бар'єр.

1. Вступ

Польовий транзистор метал–діелектрик–напівпровідник (MOSFET, Metal-Oxide-Semiconductor Field-Effect Transistor) є основним пристроєм сучасної електроніки. Тому він досі є предметом численних експериментальних та теоретичних досліджень (див., наприклад, [1]). Фізика роботи MOSFET визначається тим, як електрони рухаються від витоку S по провідному каналу, щоб потрапити на стік D . Струм електронів I_D крізь канал провідності транзистора з належним рівнем функціональності ефективно контролюється затвором G , який ізольовано від каналу провідності діелектричним прошарком. Такий контроль базується на тому, що затвор, залежно від прикладеної напруги, змінює висоту потенціального бар'єра між витоком і стоком.

Відбувається постійна мініатюризація (масштабування, scaling) MOSFET: коли наприкінці XX століття стандартна довжина каналу між витоком і стоком зазвичай становила близько 100 нм, то сьогодні – вже порядку 10 нм. Ще на початку

XXI століття було оголошено про створення експериментальних зразків зі значно коротшими каналами – спершу порядку 6 нм [2], а далі й 3 нм [3]. Товщина оксидного прошарку в сучасних пристроях уже може бути меншою від 2 нм.

Однак протягом двох останніх десятиліть стає дедалі очевиднішим те, що емпіричний “закон Мура”, який задовільно описував ситуацію з масштабуванням транзисторів починаючи з 1965 р., передбачаючи подвоєння числа елементів на мікросхемі впродовж кожних 24 місяців, вже близький до свого вичерпання. Причому це пов'язано не лише з численними технологічними проблемами масштабування (див., наприклад, [4] та посилання до цієї статті), а й з фундаментальними обмеженнями, пов'язаними з квантовою природою електронів у наносистемах.

Ще в 1961 р. Рольф Ландауер теоретично передбачив наявність мінімальної енергії, необхідної для перемикання системи з режиму “ON” у режим “OFF”. Хоч сам він при цьому [5] виходив з розгляду співвідношення невизначеностей, такого ж результату можна досягти й простими наочними міркуваннями, виходячи з розгляду зонної структури

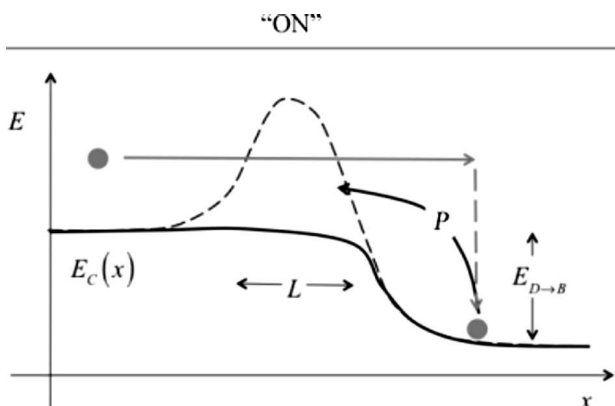


Рис. 1. Перемикання транзистора MOSFET з одного режиму в другий: суцільна лінія відповідає режиму “ON”, пунктирна – режиму “OFF”. Ймовірність перемикання становить $1 - P$, де P це ймовірність термоелектронної реемісії зі стоку на витік. Адаптовано з [1]

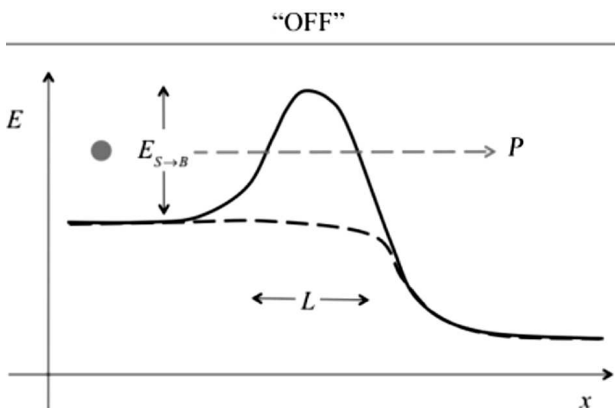


Рис. 2. У режимі “OFF” існує ймовірність P квантово-механічного тунелювання електрона крізь бар’єр із шириною L . Адаптовано з [1]

ктури MOSFET. На рис. 1 зображено енергію дна зони провідності як функцію координати x уздовж каналу n -канального MOSFET у режимі “ON”. Велика позитивна напруга, прикладена до затвору, практично зануляє бар’єр і електрони з витoku через канал провідності проходять на стік. Вважаємо, що в каналі транспорт балістичний, тож електрони віддають свою енергію стоку і релаксують унаслідок інтенсивних непружних взаємодій у терміналі стоку.

Вже ця проста модель дозволяє оцінити мінімальну енергію, необхідну для перемикання з одного режиму в другий. Велика напруга на затворі в режимі “ON” нівелює бар’єр між витоком і ка-

налом, але бар’єр $E_{D \rightarrow B}$ між стоком та вершиною бар’єра залишається, бо на стік подано додатну напругу. Потому як електрони термічно релаксували в стоку й передали свою кінетичну енергію фононам ґратки, залишається деяка ймовірність P того, що електрони все ж подолають бар’єр $E_{D \rightarrow B}$ і повернуться на витік: у цьому випадку перемикання не відбудеться. Вимагаючи, щоб ця ймовірність була меншою від $1/2$, одержуємо

$$P = e^{-E_{D \rightarrow B}/kT} < \frac{1}{2}, \tag{1}$$

звідси оцінюємо мінімальну енергію перемикання

$$E_{\min} \equiv E_S|_{\min} = kT \ln 2, \tag{2}$$

що становить 0,017 eV при кімнатній температурі. Ці прості міркування мають евристичний характер, проте й піонерська робота Ландауера [5], й сучасний докладний аналіз [6] призводять до таких самих результатів щодо величини мінімальної енергії перемикання.

У рамках такої ж простої схеми можна оцінити [1] і мінімальну довжину каналу провідності MOSFET. Як зрозуміло з рис. 2, висота бар’єра в режимі “OFF” повинна бути принаймні не меншою від E_{\min} , що служить гарантією того, що електрони, коли й подолають бар’єр, то з ймовірністю, меншою від $1/2$. При цьому мінімальна ширина бар’єра (довжина каналу) визначається квантово-механічним тунелюванням через бар’єр. Ймовірність того, що електрон з витoku тунелює крізь бар’єр, можна оцінити в наближенні Вентцеля–Крамерса–Бріллоена (ВКБ, див., наприклад, [7]), яке дає відому формулу для ймовірності тунелювання частинки з енергією E та масою m^* крізь бар’єр із потенціалом $V(x)$ між точками x_1 та x_2 :

$$P \approx \exp \left(-\frac{2}{\hbar} \int_{x_1}^{x_2} \sqrt{2m^*(V(x) - E)} dx \right). \tag{3}$$

Оскільки ми оцінюємо мінімальну довжину каналу, наближаючись до неї від значень більших довжин каналів MOSFET, для яких виконується наближення квазікласичного руху, для якого можемо вважати, що $\hbar \rightarrow 0$, наближення ВКБ для такого випадку гарантовано застосовне.

З вимоги, щоб у режимі “OFF” ймовірність тунелювання була меншою від 1/2, випливає, що

$$P = e^{-2\sqrt{2m^*E_{S \rightarrow B}}L/\hbar} < \frac{1}{2}. \quad (4)$$

У (3) ми вважали потенціал бар'єра прямокутним на всій довжині каналу L . Покладімо його рівним мінімальному значенню E_{\min} , що описується (2). Звідси для мінімальної довжини каналу провідності одержуємо

$$L_{\min} \approx \frac{|\ln(1/2)|}{2} \frac{\hbar}{\sqrt{2m^*E_{\min}}}. \quad (5)$$

Оцінимо значення цієї мінімальної довжини для тонкого інверсного n -каналу в Si (100), де вже відбувається квантування в напрямку вглиб підкладки. Як можна показати [8], нижній підзона з $n = 1$ при цьому відповідає ефективна маса в напрямку локалізації $m_l^* = 0,92 m_0$ і долинне виродження 2. Але ефективною масою в напрямку x вільного руху вздовж площини каналу при цьому є $m_t^* = 0,19 m_0$, і саме її потрібно враховувати в (5).

Це призводить до значення $L_{\min} \approx 1,2$ нм, що може справити враження, наче існує можливість зменшити довжини каналів у кремнієвих MOSFET порівняно з тими, які вже застосовуються нині в електроніці, ще принаймні в кілька разів.

Однак реальні проблеми, які виникають зараз при масштабуванні транзисторів, ставлять це твердження під сумнів. Адже, хоча довжини експериментальних каналів у 3 нм досягнуто понад 15 років тому [3], практично в електроніці вони досі так і не стали. Однією з причин може бути те, що просту оцінку (5) зроблено без врахування реального вигляду потенціалу в каналі, фактично в припущенні того, що напруги на стоку немає.

Проте цей потенціал за умови прикладеного до стоку прямого зміщення вже не прямокутний, а має вигляд, схожий на той, що зображено на рис. 2. При цьому, як відомо з ретельно побудованої сьогодні теорії нанотранзисторів [1], критичною для класичного проходження бар'єра є порівняно вузька область біля його вершини з довжиною $\ell \ll L$, де потенціал біля витоку змінюється мало й електричне поле майже відсутнє [9]. Електрон, що зумів пройти крізь цю вузьку область, вноситься сильним електричним полем на стік, навіть зазнаючи зіткнень.

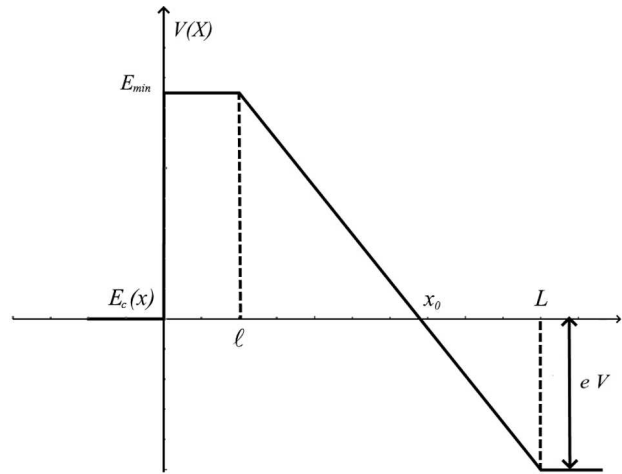


Рис. 3. Апроксимація ходу потенціалу в каналі MOSFET завдовжки L . Електрони тунелюють крізь бар'єр з витоку на стік зліва направо. На стік прикладено напругу V

Тому реальний потенціал, що відповідає ситуації прикладення напруги V на стік, апроксимуємо виглядом, зображеним на рис. 3:

$$V(x) = \begin{cases} E_{\min}, & 0 < x \leq \ell, \\ E_{\min} - \frac{E_{\min} + |eV|}{L - \ell}(x - \ell), & \ell < x \leq L. \end{cases} \quad (6)$$

Аналогічну за виглядом апроксимацію широко застосовують для розгляду задач проходження через MOSFET з урахуванням розсіяння [10]: хоча конкретний вигляд потенціалу є результатом складного численного моделювання, результати такого моделювання узгоджуються зі значеннями, одержаними з (6) при “припасуванні” кривих у точці віртуального витоку практично на всій довжині каналу з точністю до 15%. Слід відзначити: довжина ℓ є функцією напруги на затворі V і при $V \rightarrow 0$ має місце $\ell \rightarrow L$ (зрозуміло, що без напруги весь канал робиться областю зі сталим потенціалом і нульовим електричним полем). Однак, як показало чисельне моделювання [11], збільшення V дуже швидко зменшує ℓ до певного сталого значення, і в цьому широкому діапазоні напруг на стоку можемо вважати, що $\ell = \xi L$, де параметр $\xi \approx 0,1$.

Надалі потрібно проінтегрувати (3) з урахуванням вигляду (6) від 0 й до x_0 , якому відповідає рівність нулевій нижнього з виразів (6), оскільки тунелювання через бар'єр, зображений на рис. 3,

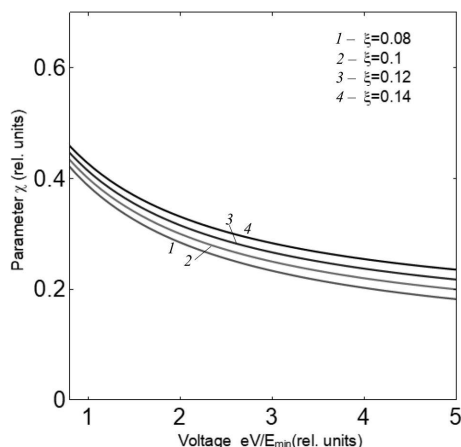


Рис. 4. Залежність параметра χ від eV/E_{\min} для різних значень ξ

можливе лише для значень додатних енергій електрона. Такий інтеграл береться точно і приводить до модифікації результату (5):

$$L_{\min} \approx \frac{|\ln(1/2)|}{2} \frac{\hbar}{\sqrt{2m^*E_{\min}}} \frac{1}{\chi}, \quad (7)$$

де

$$\chi = \xi + \frac{2}{3} \frac{(1 - \xi)}{1 + eV/E_{\min}}. \quad (8)$$

На рис. 4 зображено залежність параметра (8) від безвимірної напруги eV/E_{\min} для кількох різних значень ξ , які за порядком величини відповідають значенню, одержаному в результаті чисельного моделювання [11]. Як видно, в діапазоні напруг, для яких вираз (8) справедливий (нагадаємо, що для дуже малих напруг параметр ξ також є функцією напруги) одержуємо значення $\chi \sim 0,3$, яке відносно слабо залежить від подальшого збільшення напруги. З урахуванням вигляду (7) це втричі збільшує наведене вище значення мінімальної довжини каналу $L_{\min} \approx 1,2$ нм.

Ці результати корелюють із наслідками моделювання квантового транспорту в Si NW MOSFET [12]. У цій роботі було показано, що при довжині підзатворної частини каналу $L_G = 12$ нм струм протікання I_{OFF} іде майже цілком вище від бар'єра. Такий транзистор працює в звичайному класичному режимі, контрольованому бар'єром. Коли довжина каналу зменшується до 10 нм, невелика частина електронів уже тунелює крізь бар'єр, однак усе ще переважно зберігається звичний

режим, контрольований бар'єром. При $L_G = 7$ нм істотна частина електронів, які зумовлюють струм I_{OFF} , уже тунелюють крізь бар'єр. Нарешті, при $L_G = 5$ нм вже частина струму I_{OFF} зумовлена тунелюванням крізь бар'єр. За такої довжини каналу провідності неможливо керувати струмом, контролюючи висоту бар'єра, оскільки бар'єр зробився проникним для електронів.

Одержані в нашій роботі результати узгоджуються із загальноприйнятим сьогодні уявленням про те, що класична модель проходження MOSFET цілком застосовна до Si транзисторів з довжиною каналу провідності до 10 нм і навіть дещо менше. Однак подальше масштабування до 5 нм вже ставить серйозні проблеми як прикладного (збільшення ролі паразитарних опорів та ємностей за дуже коротких каналів провідності), так і фундаментального характеру – через тунелювання крізь бар'єр. Чисельне моделювання транзисторів з напруженими підкладками й спеціальним вибором їхньої орієнтації щодо напрямку каналу провідності (що дає змогу підвищити значення ефективної маси в (7)) показує, що, скоріш за все, виявиться можливим реалізувати прийнятний режим функціонування MOSFET з довжиною каналу провідності, навіть дещо меншою від 5 нм [13]. Однак суттєво зменшити це значення надалі вже, очевидно, не вдасться через обмеження фундаментального характеру, пов'язані з квантовою природою руху електрона через такий короткий канал.

В нашій статті оцінено мінімальну довжину каналу транзистора MOSFET, який є основним пристроєм сучасної електроніки. Врахування реального вигляду ходу потенціалу в каналі показує, що за наявності напруги на стоку електрон тунелює крізь область, суттєво коротшу від фізичної довжини каналу L і тому наявна в літературі оцінка мінімальної зумовленої квантовими обмеженнями довжини каналу в кремнієвому MOSFET $L_{\min} \approx 1,2$ нм є суттєво заниженою. Звідси зрозуміло, чому після досягнення робочих довжин каналу в 5 нм так і не вдалося вийти на вже давно декларовані значення в 3 нм при збереженні належного рівня функціональності роботи транзистора. Зроблені в нашій роботі оцінки підтверджують: фундаментальних меж масштабування кремнієвих MOSFET вже майже досягнуто.

1. M. Lundstrom. *Fundamentals of Nanotransistors* (World Scientific, 2018).
2. B. Doris, O. Dokumaci, M. Jeong, A. Mocuta, Y. Zhang, T.S. Kanarsky. Extreme scaling with ultra-thin Si channel MOSFETs. *Digest. International Electron Devices Meeting*. 267 (2002).
3. H. Wakabayashi, S. Yamagami, N. Ikezawa, A. Ogura, M. Narihito. Sub-10-nm Planar-Bulk-CMOS devices using lateral junction control. *IEEE Intern.l Electron Devices Meeting* 989 (2003).
4. Ю.О. Кругляк, М.В. Стріха. Фізика нанотранзисторів: 2d електростатика MOS і модель віртуального витоку. *Сенсорна електроніка і мікросистемні технології* **16**, 19 (2019).
5. R. Landauer. Irreversibility and heat generation in the computing process. *IBM J. Res. Develop.* **5**, 183 (1961).
6. J.D. Meindl, J.A. Davis. The fundamental limit on binary switching energy for terascale integration (TSI). *IEEE J. Solid State Circuits* **35**, 1515 (2000).
7. О.С. Давидов. *Квантова механіка* (Академперіодика, 2012).
8. Ю.О. Кругляк, М.В. Стріха. Фізика нанотранзисторів: напруга на затворі, поверхневий потенціал та рухливий електронний заряд у масивній структурі MOS та в тонкій SOI. *Сенсорна електроніка і мікросистемні технології* **16**, 5 (2019).
9. Ю.О. Кругляк, М.В. Стріха. Фізика нанотранзисторів: транспортна модель Ландауера–Датта–Лундстрома та балістичні MOSFET. *Сенсорна електроніка і мікросистемні технології* **16**, 5 (2019).
10. Ю.О. Кругляк, М.В. Стріха. Фізика нанотранзисторів: розсіяння електронів і модель проходження MOSFET. *Сенсорна електроніка і мікросистемні технології* **17**, 16 (2020).
11. A. Majumdar, D.A. Antoniadis. Analysis of Carrier Transport in Short-Channel MOSFETs *IEEE Trans. Electron Dev.* **61**, 351 (2014).
12. A.D. Franklin, M. Luisier, Shu-Jen Han, G. Tulevski, C.M. Breslin, L. Gignac, M.S. Lundstrom, W. Haensch. Sub-10 nm carbon nanotube transistor. *Nano Lett.* **12**, 758 (2012).
13. R. Mehrotra, Sung Geun Kim, T. Kubis, M. Povolotskyi, M.S. Lundstrom, G. Klimeck. Engineering Nanowire n-MOSFETs at $L_g < 8$ nm. *IEEE Trans. Electron Dev.* **60**, 2171 (2013).

Одержано 22.12.20

M.V. Strikha, A.I. Kurchak

FUNDAMENTAL LIMITS
FOR THE MOSFET CONDUCTION CHANNEL
LENGTH TAKING THE REAL PROFILE
OF THE BARRIER POTENTIAL INTO ACCOUNT

The minimal length of the channel in the MOSFET, which is the principal device of modern electronics, has been estimated. The account of the real potential behavior in the channel demonstrates that, when some voltage is applied to the drain, electrons tunnel through a region that is essentially shorter than the physical channel length L . Therefore, the estimation of the minimal channel length in the Si-based MOSFET, which is available in the literature ($L_{\min} \approx 1.2$ nm), turns out substantially lowered. This discrepancy explains why, after having reached a working channel length of 5 nm, the value of 3 nm, which had been announced long ago, had not been achieved yet providing a proper level of the transistor functionality. The estimations made in this work confirm that the fundamental limits on the Si-based MOSFET scaling are currently almost reached.

Keywords: metal-oxide-semiconductor field-effect transistor, minimum channel length, barrier tunneling.