

ОПТИМАЛЬНЫЕ СТРУКТУРЫ ДЕКОДИРУЮЩИХ СЕТОК ПРЕОБРАЗОВАТЕЛЕЙ КОД-НАПРЯЖЕНИЕ ДВОИЧНО-ДЕСЯТИЧНЫХ СИСТЕМ СЧИСЛЕНИЯ

Показываются основные принципы построения декодирующих сеток (ДС) для преобразователей код-напряжение (ПКН) двоично-десятичных систем счисления (ДДСС). Предложены оптимальные структуры декодирующих сеток для ПКН ДДСС.

The subject of the article is about basic principles of creating scale transform circuits in voltage D/A conversion (DAC) schemes for the binary-coded decimal numbers (BCD). Optimal transform circuits for BCD DAC was also given.

1. Введение

Преобразователи код-напряжение (ПКН) широко используются в цифровой измерительной аппаратуре (в аналого-цифровых преобразователях АЦП последовательного счёта и поразрядного уравнивания), для формирования управляющих сигналов в системах автоматического управления и регулирования, а также в цифро-аналоговых вычислительных комплексах (гибридных вычислительных системах).

Декодирующие сетки (ДС) – это аналоговые сумматоры напряжений (параллельного типа или комбинированные), у которых коэффициенты передач k_i ($i = 1, n$) пропорциональны весам разрядов декодируемого числа g_i ($i = 1, n$).

Рассматривая ДС для ДДСС необходимо рассмотреть особенности таких систем счисления.

Предположим, что m – количество десятичных разрядов (количество тетрад), соответственно $n = 4m$ – количество двоичных разрядов.

В настоящий момент в основном используются всего две структуры ДС для ДДСС.

2. Существующие варианты ДС ДДСС

В цифровой части вычислительной системы при использовании двоично-десятичных кодов наиболее часто используют коды ДДСС 8421.

Рассмотрим пример построения схемы ДС для ПКН ДДСС 8421 при $n = 8, m = 2$.

Для такой системы счисления веса соответствующих разрядов ДДСС 8421 равны $g_1 = 0,8$, $g_2 = 0,4$, $g_3 = 0,2$ и $g_4 = 0,1$, $g_5 = 0,08$, $g_6 = 0,04$, $g_7 = 0,02$, $g_8 = 0,01$.

Для данных значений весов разрядов получаются следующие значения резисторов параллельной ДС: $R_1 = R$; $R_2 = 2R$; $R_3 = 4R$; $R_4 = 8R$; $R_5 = 10R$; $R_6 = 20R$; $R_7 = 40R$; $R_8 = 80R$.

Параллельная структура такой ДС [1,2,3,4,5] приведена на рис. 1а.

Значение R_x , при котором не будут изменяться эквивалентные сопротивления $R_{eq_{s+1}}$ при любом количестве тетрад определяется с учётом того, что R_{eq_5} должно быть равно R_x , $R_{eq_9} = 10R_x$, $R_{eq_{13}} = 100R_x$ и т.д, где $R_{eq_{s+1}}$ – эквивалентное сопротивление части схемы, начиная с R_{s+1} и заканчивая $R_{n,n+1}$ (R_{89} для $n = 8$).

Для части схемы рис. 1а, которая обведена пунктиром, эквивалентное сопротивление R_{eq_5} , которое должно быть равно R_x , определяется из следующего соотношения:

$$\frac{1}{R_{eq_5}} = \frac{1}{R_x} = \frac{1}{10R} + \frac{1}{20R} + \frac{1}{40R} + \frac{1}{80R} + \frac{1}{10R_x}. \quad (1)$$

Таким образом $R_{eq_5} = R_x = 4,8R$, а $R_9 = 48R$.

Отметим, что в такой ДС большое количество разных номиналов резисторов

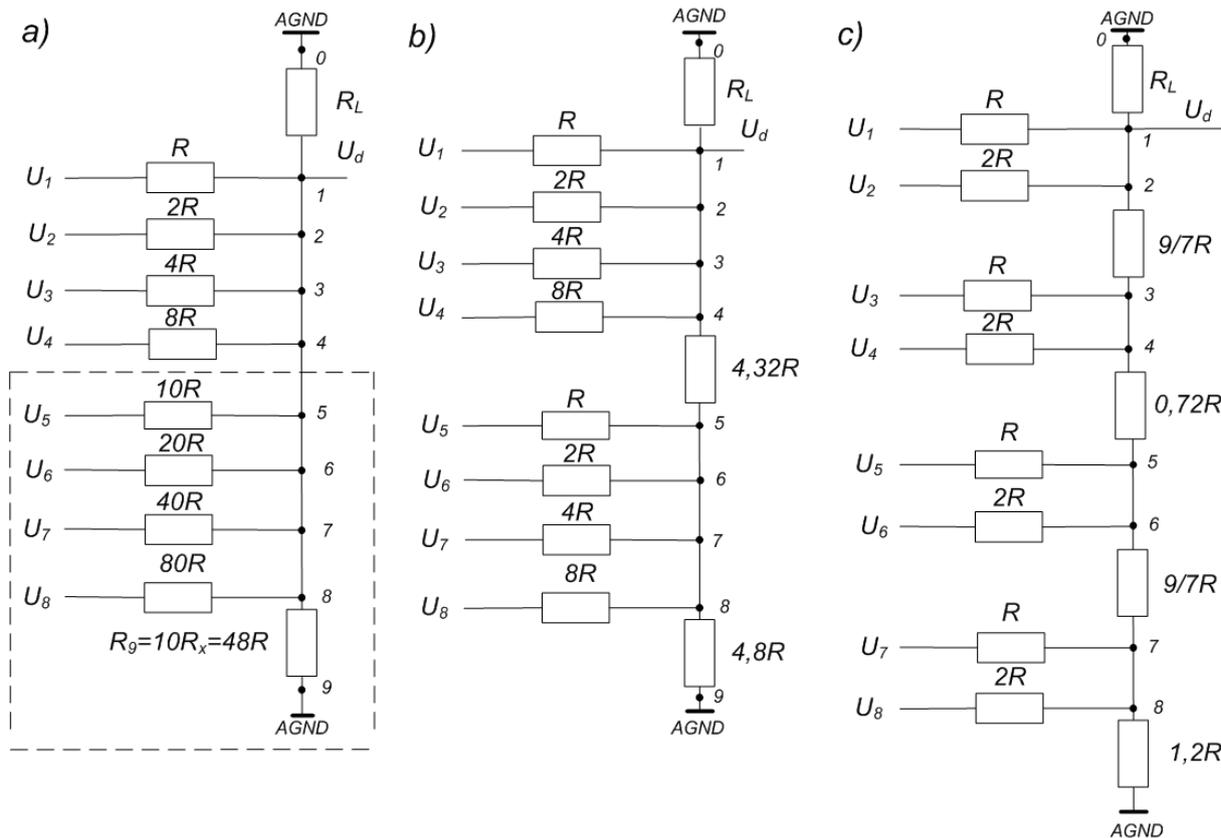


Рис. 1. Декодирующие сетки ПКН ДДСС 8421

($n + 1$ без учета R_L), большой разброс номиналов резисторов ($R_{max} / R_{min} = 8 * 10^{m-1}$) и общее количество резисторов $n + 2$.

Для уменьшения количества номиналов резисторов и уменьшения их разброса используют эквивалентные преобразования структуры, т.е. переходят к комбинированным структурам сумматора напряжений. Для этого определяют значения $R_{eq,s+1} (s = \overline{1, n - 1})$, выбирают значения $C_{s+1} (s = \overline{1, n - 1})$, где C_{s+1} – это некоторый постоянный коэффициент, показывающий во сколько раз необходимо уменьшить сопротивление всех резисторов ниже s -й точки, и рассчитывают значения сопротивлений резисторов связи $R_{s,s+1} (s = \overline{1, n - 1})$, включенных между s -й и $s + 1$ -й точками, по формуле:

$$R_{s,s+1} = \frac{C_{s+1} - 1}{C_{s+1}} R_{eq,s+1} (s = \overline{1, n - 1}). \quad (2)$$

При использовании такой комбинированной структуры резисторы связи включаются между тетрадами (R_{45}, R_{89} и т.д.). Так как $R_{eq5} = R_x = 4,8R$ и при $C_5 = 10$, из (2) получаем $R_{45} = 4,32R$. Схема такой комбинированной ДС ПКН ДДСС 8421 приведена на рис. 1б.

Такая ДС имеет 6 разных номиналов резисторов, разброс номиналов резисторов $R_{max} / R_{min} = 8$ (без учета R_L) и общее количество резисторов $1,25n$. Такие ДС на данный момент считаются наиболее оптимальными и наиболее часто используются [2, 6].

3. Оптимальная ДС для ПКН ДДСС 8421

Если внутри тетрад дополнительно включить резисторы связи между парами резисторов внутри тетрад (R_{23}, R_{67} и т.д.), то можно получить наиболее оптимальную схему, выбрав C_3, C_7 и т.д. равными 4, и C_5, C_9 и т.д. равными 2,5. Используя формулу (2) можно рассчитать сопротивления резисторов связи такой оптимальной комбинированной структуры. Соответствующая схема оптимальной ДС ПКН ДДСС 8421 приведена на рис. 1с.

Такая ДС содержит всего 5 разных номиналов резисторов (без учета R_L) и разброс номиналов резисторов $R_{max} / R_{min} \approx 2,78$ при общем количестве резисторов $1,5n$. Следовательно, предложенная структура ДС является наиболее оптимальной.

4. Оптимальная ДС для ПКН ДДСС 2421 (код Айкена)

Для повышения точности в ПКН ДДСС часто используют промежуточное преобразование кода ДДСС 8421 в код ДДСС 2421 (код Айкена) или в код ДДСС 3321. Рассмотрим оптимальные структуры ДС ДДСС 2421.

Схема стандартной ДС (при $n = 8, m = 2$) для декодирования кода Айкена изображена на рис. 2а. Для такой ДДСС $g_1 = 0,2$, $g_2 = 0,4$, $g_3 = 0,2$, $g_4 = 0,1$, $g_5 = 0,02$, $g_6 = 0,04$, $g_7 = 0,02$, $g_8 = 0,01$, и значения сопротивления резисторов параллельной ДС следующие: $R_1 = R$, $R_2 = 0,5R$, $R_3 = R$, $R_4 = 2R$, $R_5 = 10R$, $R_6 = 5R$, $R_7 = 10R$, $R_8 = 20R$.

Для части схемы рис. 2а, которая обведена пунктиром, эквивалентное сопротивление R_{eq5} , которое должно быть равно R_x , определяется из следующего соотношения:

$$\frac{1}{R_{eq5}} = \frac{1}{R_x} = \frac{1}{10R} + \frac{1}{5R} + \frac{1}{10R} + \frac{1}{20R} + \frac{1}{10R}. \quad (3)$$

Таким образом $R_{eq5} = R_x = 2R$, а $R_9 = 20R$.

В такой ДС большое количество разных номиналов резисторов ($n+1$ без учета R_L), большой разброс номиналов резисторов ($R_{max} / R_{min} = 2 * 10^{m-1}$) и общее количество резисторов $n+2$.

При использовании известной комбинированной структуры резисторы связи включаются между тетрадами (R_{45}, R_{89} и т.д.). Так как $R_{eq5} = R_x = 2R$ и $C_5 = 10$ получаем $R_{45} = 1,8R$. Схема такой комбинированной ДС ПКН ДДСС 2421 приведена на рис. 2б.

В такой ДС 4 разных номинала резисторов, разброс номиналов резисторов $R_{max} / R_{min} = 4$ и общее количество резисторов $-1,25n$.

Если воспользоваться формулой (2) и применить эквивалентное преобразование структуры включением резисторов связи ($R_{34}, R_{45}, R_{78}, R_{89}$ и т.д.) между тетрадами и внутри тетрады (перед последним резистором каждой тетрады) и выбрать C_5, C_9 и т.д. равным 4,

и C_4, C_8 и т.д. равным 2,5, то можно получить оптимальную ДС ДДСС 2421.

При этом $R_{34} = 0,75R_{eq4} = 0,75R$; $R_{45} = 0,6R_{eq5} = 1,2R$, а с учетом $C_4 = 4$ новое значение R_{45} равно $0,3R$.

Оптимальная структура такой комбинированной ДС ПКН ДДСС 2421 изображена на рис. 2с.

В такой ДС всего три номинала (без учета R_L), при минимальном разбросе номиналов ($R_{max} / R_{min} = 2$), и количестве резисторов $-1,5n$.

5. Оптимальная ДС для ПКН ДДСС 3321

Схема стандартной ДС (при $n = 8, m = 2$) для ПКН ДДСС 3321 изображена на рис. 3а. Для такой ДДСС $g_1 = g_2 = 0,3$, $g_3 = 0,2$, $g_4 = 0,1$, $g_5 = g_6 = 0,03$, $g_7 = 0,02$, и $g_8 = 0,01$, и значения сопротивления резисторов параллельной ДС следующие $R_1 = R_2 = R$; $R_3 = 1,5R$; $R_4 = 3R$; $R_5 = R_6 = 10R$; $R_7 = 15R$; $R_8 = 30R$.

Для части схемы рис. 3а, которая обведена пунктиром, эквивалентное сопротивление R_{eq5} , определяется из следующего соотношения:

$$\frac{1}{R_{eq5}} = \frac{1}{R_x} = \frac{1}{10R} + \frac{1}{10R} + \frac{1}{15R} + \frac{1}{30R} + \frac{1}{10R}, \quad (4)$$

Таким образом $R_9 = 30R$, а $R_{eq5} = R_x = 3R$.

В такой ДС большое количество разных номиналов резисторов ($n+1$ без учета R_L), большой разброс номиналов резисторов ($R_{max} / R_{min} = 4 * 10^{m-1}$) и общее количество резисторов $n+2$. При использовании комбинированной структуры резисторы связи включаются между тетрадами (R_{45}, R_{89} и т.д.). Так как $R_{eq5} = R_x = 3R$ и $C_5 = 10$ получаем $R_{45} = 2,7R$. Схема такой комбинированной ДС ПКН ДДСС 3321 приведена на рис. 3б.

В такой ДС 4 разных номинала резисторов, разброс номиналов резисторов $R_{max} / R_{min} = 4$ и общее количество резисторов $-1,25n$.

Для получения оптимальной структуры комбинированной ДС следует включить

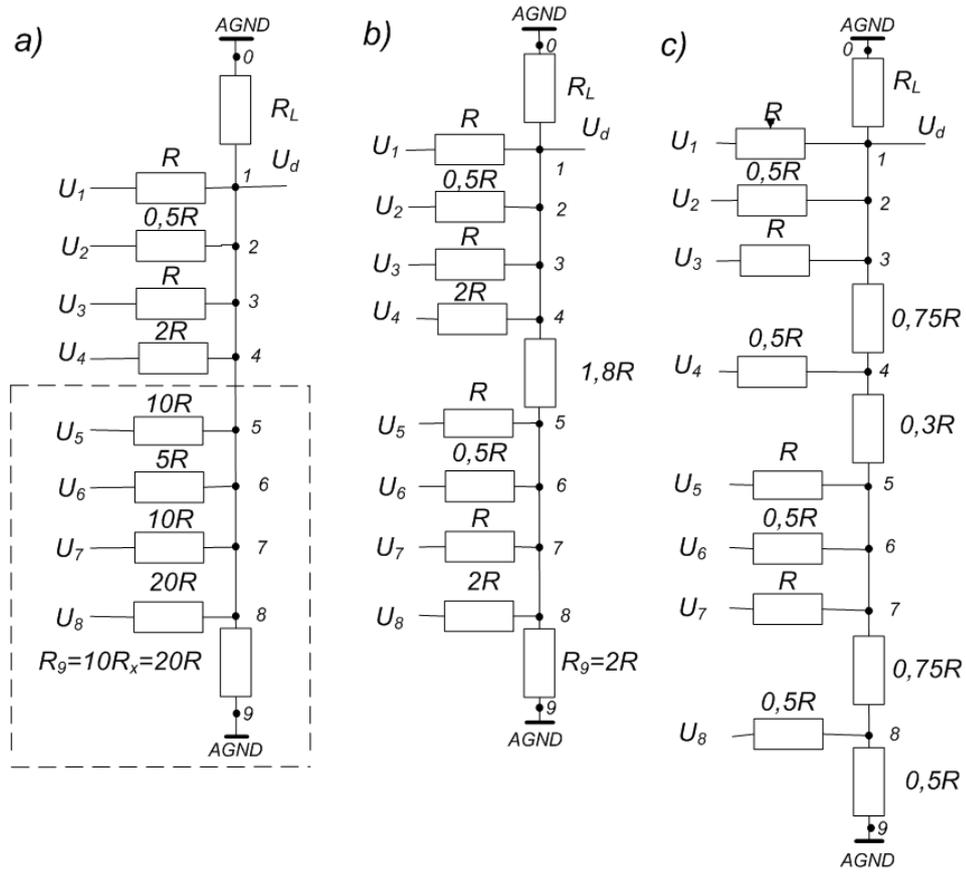


Рис. 2. Декодируючі сетки ПКН ДДСС 2421

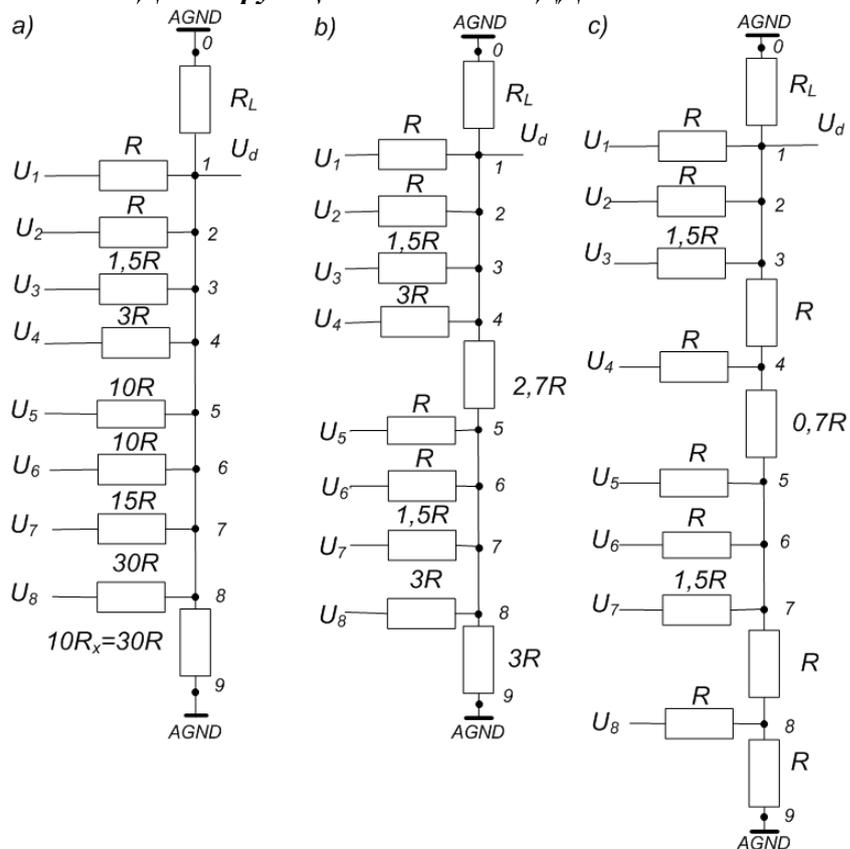


Рис. 3. Декодируючі сетки ПКН ДДСС 3321

резисторы связи между тетрадами и внутри тетрады ($R_{34}, R_{45}, R_{78}, R_{89}$ и т.д.) и выбрать C_5, C_9 и т.д. равным $10/3$, и C_4, C_8 и т.д. равным

3. Полученная оптимальная структура ДС изображена на рис. 3с.

Эта оптимальная ДС состоит из трех номиналов ($0,7R - R - 1,5R$ без учета R_L) при разб-

росе номиналов в 2,14 раза и количество резисторов – $1,5n$.

Выводы

Предложенные структуры ДС являются оптимальными исходя из оценочной характеристики по трём параметрам: количество разных номиналов резисторов, разброс номиналов

резисторов и количество резисторов используемых в структуре.

Такие ДС также могут быть использованы в умножающих ПКТ в качестве формирователя эталонных токов – так называемая инверсная резистивная матрица ИРМ (инверсное включение сумматора напряжений) для формирования взвешенных эталонных токов.

Список литературы

1. Волович Г.И. Схемотехника аналоговых и цифро-аналоговых электронных устройств. Москва, 2005 г.
2. Гнатек Ю.Р. Справочник по цифроаналоговым и аналогоцифровым преобразователям. Москва, 1982 г.
3. Лебедев О.Н., Марцинкявичюс А.-Й.К. и др. Микросхемы памяти. ЦАП и АЦП. "КУБК-а" Москва, 1996 г.
4. Сентурия С.Д., Уэдлок Б.Д. Электронные схемы и их применения, Издательство "МИР", Москва, 1977.
5. Raj Kamal. Digital Systems Principles and Design. Pearson Education India, 2007.
6. Корн Г., Корн Т., Электронные аналоговые и аналого-цифровые вычислительные машины, пер. с англ., М., 1967.