



УДК 681.518.5:004.052.32

В.В. Сапожников, д-р техн. наук,
Вл.В. Сапожников, д-р техн. наук,
Д.В. Ефанов, канд. техн. наук

Федеральное государственное бюджетное образовательное учреждение высшего образования «Петербургский государственный университет путей сообщения Императора Александра I» (Российская Федерация, 190031, Санкт-Петербург, Московский пр-т, 9, тел. (+7) 9117092164, (+7) (812) 4578579; e-mail: TrES-4b@yandex.ru)

Построение полностью самопроверяемых структур систем функционального контроля с использованием равновесного кода «1 из 3»

Предложен новый подход к организации систем функционального контроля с обеспечением свойства полной самопроверяемости их структур на основе метода логического дополнения по равновесному коду «1 из 3». Подход основан на выделении групп выходов контролируемых устройств (по три выхода в каждой группе), удовлетворяющих требованию монотонной независимости, с последующим контролем их на основе равновесного кода «1 из 3» и объединением выходов отдельных тестеров на входах самопроверяемого компаратора. Приведены формулы для расчета контрольных функций дополнения, позволяющие формировать множества тестовых комбинаций не только для тестера кода «1 из 3», но и для всех сумматоров по модулю два в структуре блока логического дополнения. Сформулированы условия обеспечения полной самопроверяемости структуры.

Запропоновано новий підхід до організації систем функціонального контролю із забезпеченням повної самоперевіряємості їх структур на основі методу логічного доповнення по рівноваговому коду «1 з 3». Підхід базовано на виділенні груп виходів контрольованих пристроїв (по три виходи в кожній групі), які задовольняють вимогу монотонної незалежності, з їх наступним контролем на основі рівновагового коду «1 з 3» та об'єднання виходів окремих тестерів на входах самоперевіряемого компаратора. Наведено формули для розрахунку контрольних функцій доповнення, які дозволяють формувати множини тестових комбінацій не тільки для тестера коду «1 з 3», але й для всіх суматорів по модулю два в структурі блоку логічного доповнення. Сформульовано умови забезпечення повної самоперевіряємості структури.

К л ю ч е в ы е с л о в а: система функционального контроля, логическое дополнение, равновесный код, код «1 из 3», полностью самопроверяемая структура, тестирование, структурная избыточность.

© В.В. Сапожников, Вл.В. Сапожников, Д.В. Ефанов, 2016

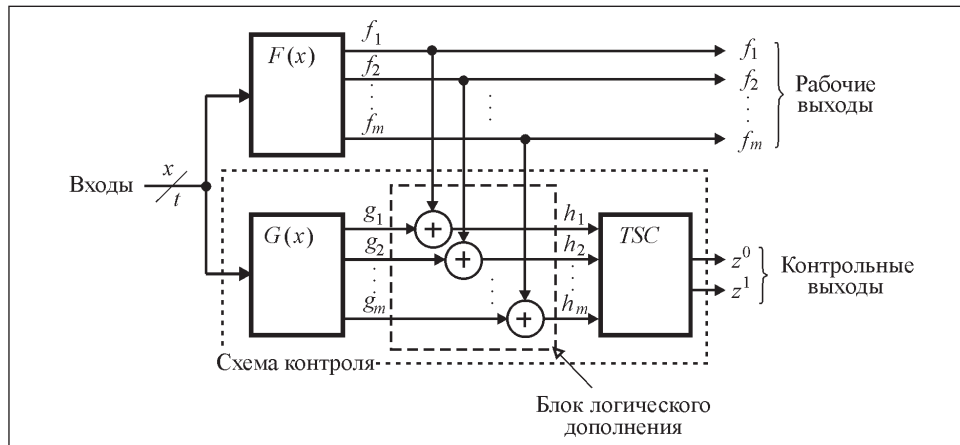


Рис. 1. Структурная схема СФК, построенной по методу логического дополнения

Для организации контроля технического состояния логического устройства $F(x)$ в процессе выполнения им своих функций используется система функционального контроля (СФК) [1—3]. Возникающие при работе СФК неисправности в блоке основной логики $F(x)$ искажают значения рабочих выходов f_1, f_2, \dots, f_m , что фиксируется с помощью специальной схемы контроля. Один из вариантов ее построения — использование метода логического дополнения [4, 5].

Структурная схема СФК, построенной по методу логического дополнения, представлена на рис. 1, где выделены блоки контрольной логики $G(x)$, логического дополнения на основе линии сумматоров по модулю два и самопроверяемого тестера TSC . Блок $G(x)$ вычисляет систему специальных функций дополнения $\langle g_1 g_2 \dots g_m \rangle$, каждая из которых с использованием соответствующего сумматора по модулю два позволяет преобразовать значение каждой функции f_i в значение разряда h_i заранее выбранного помехоустойчивого кода ($h_i = f_i \oplus g_i, i = 1, m$). Сформированное таким образом кодовое слово $\langle h_1 h_2 \dots h_m \rangle$ поступает на входы самопроверяемого тестера.

При организации СФК для решения проблемы получения полной самопроверяемости (ПСП) структуры, необходимо обеспечить [6]:

- 1) свойство проверяемости логической схемы $F(x)$;
- 2) свойство ПСП схемы контроля.

Для обеспечения первого свойства достаточно, чтобы любая неисправность из заданного класса (наиболее часто рассматривается модель одиночных константных неисправностей выходов внутренних логических элементов — stuck-at faults) обнаруживалась в момент ее первого прояв-

ления на выходах устройства. Для обеспечения второго свойства требуется, чтобы любая неисправность из заданного класса обнаруживалась на множестве рабочих входных воздействий, а также проявлялась на выходах в виде защитных комбинаций. При реализации второго свойства блок $G(x)$ в схеме контроля должен быть проверяемым (как и контролируемая схема), а тестер — полностью самопроверяемым.

При построении ПСП структуры СФК произвольной проверяемой схемы $F(x)$ необходимо учитывать одновременно несколько условий, из которых весьма важным является формирование множества тестовых комбинаций для проверки тестера. Учитывая тот факт, что для реальных схем $F(x)$ возможно формирование не всех векторов рабочих функций, а только части из них, выполнение последнего свойства может быть затруднительным. Это полностью определяется кодом, лежащим в основе организации СФК. На практике эффективным является применение таких кодов, для обеспечения свойства самопроверяемости тестеров которых требуется небольшое число проверяющих комбинаций. К таким кодам относятся равновесные коды с небольшой длиной кодовых слов (коды «1 из 3» — 1/3-коды, «1 из 4» — 1/4-коды, «2 из 4» — 2/4-коды и др.), а также коды Бергера с длиной информационных векторов $m = 3$. Использование их при построении СФК по методу логического дополнения описано в [7—15].

Рассмотрим задачу построения СФК, имеющих ПСП структуры с применением 1/3-кодов.

Организация контроля схем на основе 1/3-кодов осуществляется следующим образом. Выделяются группы выходов контролируемой схемы $F(x)$, по три выхода в каждой. Каждая группа выходов контролируется на основе стандартной структуры, изображенной на рис. 2, а. Контрольные выходы отдельных схем контроля объединяются на входах схемы сжатия парафазных сигналов для получения одного парафазного сигнала на выходах [16].

Используя 1/3-код для построения структуры, представленной на рис. 2, а, можно синтезировать достаточно большое число СФК для одной группы выходов схемы $F(x)$. Это следует из того факта, что для получения на входах тестера вектора, принадлежащего 1/3-коду, каждый вектор $\langle f_1 f_2 f_3 \rangle$ может быть преобразован в вектор $\langle h_1 h_2 h_3 \rangle$ тремя способами (получение векторов $\langle 001 \rangle$, $\langle 010 \rangle$ и $\langle 100 \rangle$). Общее число векторов $\langle f_1 f_2 f_3 \rangle$ определяется числом входных наборов СФК и равно 2^t . Например, при числе входов устройства $t = 3$ есть возможность построить СФК $3^{2^t} = 3^{2^3} = 3^8 = 6561$ способом. С увеличением значения t это число стремительно возрастает.

Указанное число способов построения СФК является лишь верхней оценкой, так как при построении ПСП структуры необходимо учитывать

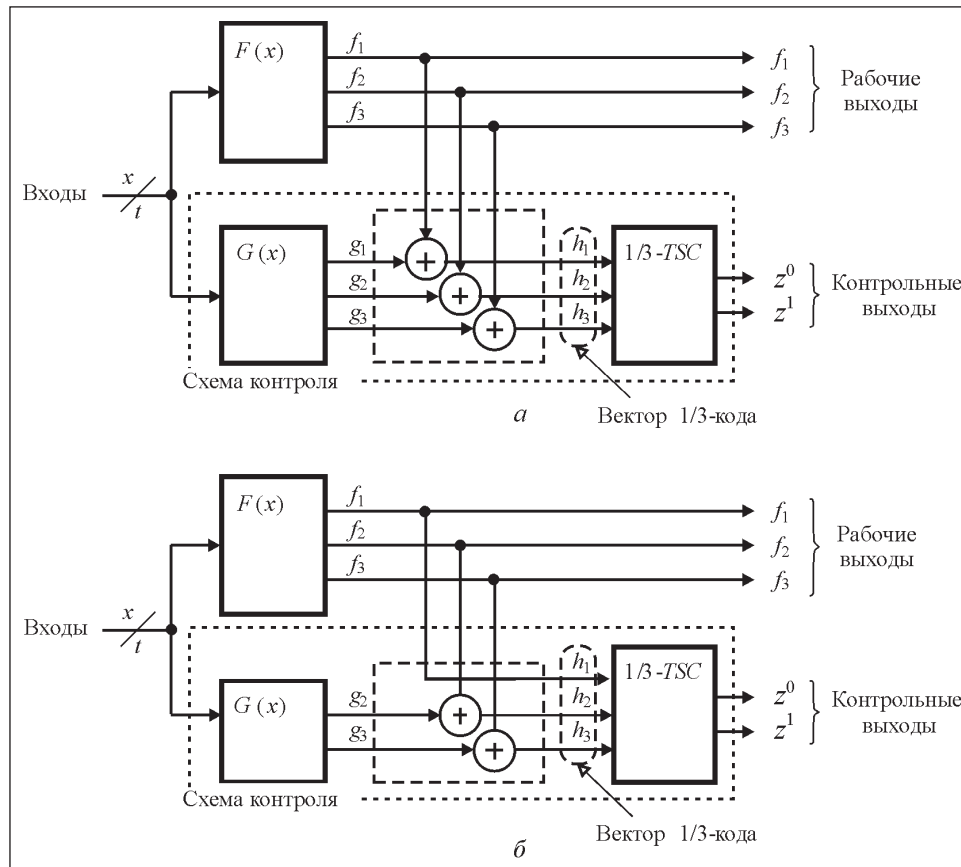


Рис. 2. Общая (а) и упрощенная (б) структурные схемы СФК на основе равновесного 1/3-кода

ограничения на формирование тестовых наборов для блоков схемы контроля. В числе векторов $\langle h_1 h_2 h_3 \rangle$ хотя бы один раз должны появиться векторы $\langle 001 \rangle$, $\langle 010 \rangle$ и $\langle 100 \rangle$, которые требуются для тестирования $1/3-TSC$ [17, 18]. При этом необходимо обеспечить подачу всех тестовых наборов на элементы блока логического дополнения (сумматоры по модулю два) [19].

Любой вектор рабочих функций $\langle f_1 f_2 f_3 \rangle$ может быть преобразован в вектор $\langle h_1 h_2 h_3 \rangle$, принадлежащий 1/3-коду, с изменением значений только двух разрядов f_i . Это позволяет упростить СФК к виду, представленному на рис. 2, б. В упрощенной структурной схеме уменьшено до двух число выходов блока $G(x)$ и соответственно уменьшено число сумматоров по модулю два. В такой СФК показатель структурной избыточности уменьшен по сравнению с СФК, структурная схема которой приведена на рис. 2, а.

Кроме того, для построения ПСП структуры требуется формировать множество тестовых комбинаций только двух сумматоров по модулю два.

В работе [5] предложено для получения векторов $\langle h_1 h_2 h_3 \rangle$, принадлежащих 1/3-коду, использовать следующую систему функций:

$$\begin{aligned} g_1 &= 0, \\ g_2 &= f_1 f_2 \vee \overline{f_1 f_2 f_3}, \\ g_3 &= f_3 (f_1 \vee f_2). \end{aligned} \tag{1}$$

В табл. 1 показано применение системы (1) для преобразования всех информационных векторов длины $m = 3$ в векторы 1/3-кода. При этом обеспечено формирование множества проверяющих комбинаций тестера 1/3-кода: {001; 010; 100}. Однако при использовании системы (1) для получения контрольных функций не удастся обеспечить подачу комбинации 01 на входы элемента сложения по модулю два функций f_3 и g_3 (это видно при сравнении поразрядно соответствующих столбцов в табл. 1), что необходимо для полной его проверки.

Указанное обстоятельство, не позволяющее построить СФК с ПСП структурой, свидетельствует о необходимости получения новых формул вычисления контрольных функций дополнения, которые позволят сформировать необходимое множество тестовых комбинаций как для 1/3-TSC, так и для каждого сумматора по модулю два в блоке логического дополнения.

Правила вычисления контрольных функций, обеспечивающие свойство ПСП структуры. Проанализируем условия формирования в структуре, изображенной на рис. 2, б, множества проверяющих комбинаций тестера 1/3-кода и множества проверяющих комбинаций всех элементов сложения по модулю два.

Таблица 1. Таблица соответствия функций, вычисляемых на выходах блоков СФК, построенной по методу, предложенному в [5]

f_1	f_2	f_3	g_1	g_2	g_3	h_1	h_2	h_3
0	0	0	0	1	0	0	1	0
0	0	1	0	0	0	0	0	1
0	1	0	0	0	0	0	1	0
0	1	1	0	0	1	0	1	0
1	0	0	0	0	0	1	0	0
1	0	1	0	0	1	1	0	0
1	1	0	0	1	0	1	0	0
1	1	1	0	1	1	1	0	0

В табл. 2 перечислены все возможные сочетания значений функций f_1, f_2, f_3 и, с учетом $g_1 = 0$, определены значения функций g_i и h_i . При этом, так как $f_1 = h_1$, в нижней части табл. 2 определены значения всех функций. Это следует из того факта, что на данных наборах может быть сформирован только единственный вектор 1/3-кода — вектор $\langle 100 \rangle$. Заметим также, что на наборах в нижней части табл. 2 $f_2 = g_2$ и $f_3 = g_3$, а значит, на сумматорах по модулю два обеспечивается появление двух из четырех проверяющих комбинаций — $\langle 00 \rangle$ и $\langle 11 \rangle$. В верхней части табл. 2 остаются недоопределенными значения функций g_2, g_3 и h_2, h_3 .

Возникает вопрос: как доопределить контрольные функции g_2 и g_3 , чтобы удовлетворить условие формирования хотя бы один раз каждой из недостающих для полной проверки тестера комбинаций $\langle 001 \rangle$ и $\langle 010 \rangle$ при условии формирования комбинаций $\langle 01 \rangle$ и $\langle 10 \rangle$, недостающих для полной проверки каждого элемента сложения по модулю два?

Рассмотрим информационный вектор $\langle f_1 f_2 f_3 \rangle = \langle 000 \rangle$. Его можно дополнить до вектора 1/3-кода двумя способами: получив векторы $\langle h_1 h_2 h_3 \rangle = \langle 010 \rangle$ и $\langle h_1 h_2 h_3 \rangle = \langle 001 \rangle$. Для этого значения $g_2 g_3$ должны быть равными соответственно $\langle 10 \rangle$ и $\langle 01 \rangle$. Аналогично существует по два способа определения значений функций g_2 и g_3 для каждого из трех оставшихся информационных векторов. В табл. 3 указаны все варианты получаемых кодовых комбинаций 1/3-кода и значения контрольных функций логического дополнения.

Определим условие формирования проверяющих комбинаций $\langle 01 \rangle$ и $\langle 10 \rangle$ для элемента сложения по модулю два функций f_2 и g_2 . Обозначим a_k^1 и a_k^2 значения вектора $\langle g_2 g_3 \rangle$ в строке с номером k , где индексы 1 и 2 соответствуют векторам $\langle g_2 g_3 \rangle$, записанным до черты и после черты (см. табл. 3). Проверяющий набор $\langle 01 \rangle$ формируется на двух комбинациях из

Таблица 2. Базовая таблица соответствия функций, вычисляемых на выходах блоков СФК, для упрощенной структуры (см. рис. 2, б)

f_1	f_2	f_3	g_1	g_2	g_3	h_1	h_2	h_3
0	0	0	0			0		
0	0	1	0			0		
0	1	0	0			0		
0	1	1	0			0		
1	0	0	0	0	0	1	0	0
1	0	1	0	0	1	1	0	0
1	1	0	0	1	0	1	0	0
1	1	1	0	1	1	1	0	0

Таблица 3. Варианты заполнения таблицы соответствия

Номер строки	$f_1 f_2 f_3$	$g_2 g_3$	$h_1 h_2 h_3$
1	000	01/10	001/010
2	001	00/11	001/010
3	010	11/00	001/010
4	011	10/01	001/010

четырёх — строки 1 и 2, значения векторов $\langle g_2 g_3 \rangle$, записанные после черты. Условие формирования проверяющего набора $\langle 01 \rangle$ для элемента сложения по модулю два функций f_2 и g_2 можно записать в виде $a_1^2 \vee a_2^2$. Появление проверяющего набора $\langle 10 \rangle$ возможно при значениях векторов $\langle g_2 g_3 \rangle$, записанных после черты в строках 3 и 4 табл. 3. Соответствующее логическое выражение имеет вид $a_3^2 \vee a_4^2$.

Функция, определяющая необходимые тестовые наборы для элементов сложения по модулю два, осуществляющего преобразование функции f_2 , с учетом принятых обозначений имеет вид

$$\gamma_2 = (a_1^2 \vee a_2^2)(a_3^2 \vee a_4^2) = a_1^2 a_3^2 \vee a_2^2 a_3^2 \vee a_1^2 a_4^2 \vee a_2^2 a_4^2. \quad (2)$$

Каждая конъюнкция в дизъюнктивной нормальной форме в выражении (2) определяет значения контрольных функций логического дополнения, которые необходимо вписать в табл. 3 для обеспечения появления тестовых комбинаций $\langle 01 \rangle$ и $\langle 10 \rangle$. При этом формируется проверяющий набор $\langle 010 \rangle$ для тестера. Существует четыре варианта заполнения табл. 3 с учетом обеспечения тестируемости элемента сложения по модулю два функций f_2 и g_2 .

Рассуждая аналогично, составим логическую функцию, определяющую необходимые проверяющие комбинации для элемента сложения по модулю два, осуществляющего преобразование функции f_3 :

$$\gamma_3 = (a_1^1 \vee a_3^1)(a_2^1 \vee a_4^1) = a_1^1 a_2^1 \vee a_2^1 a_3^1 \vee a_1^1 a_4^1 \vee a_3^1 a_4^1. \quad (3)$$

Как и в случае (2), каждая конъюнкция в выражении (3) дает возможность определить значения контрольных функций логического дополнения, которыми необходимо заполнить табл. 2 для обеспечения появления тестовых комбинаций $\langle 01 \rangle$ и $\langle 10 \rangle$ сумматора по модулю два. При этом формируется проверяющий набор $\langle 100 \rangle$ для тестера. Вариантов заполнения — также четыре.

Для получения общих правил заполнения табл. 2 составим выражение, являющееся логическим произведением функций γ_2 и γ_3 :

$$\Psi = \gamma_2 \gamma_3 = (a_1^2 a_3^2 \vee a_2^2 a_3^2 \vee a_1^2 a_4^2 \vee a_2^2 a_4^2)(a_1^1 a_2^1 \vee a_2^1 a_3^1 \vee a_1^1 a_4^1 \vee a_3^1 a_4^1). \quad (4)$$

В выражении (4) перемножим скобки по законам алгебры логики. При этом учтем, что $a_i^1 a_i^2 = 0$, так как элемент a_i^1 определяет условие, при котором устанавливается вектор $\langle h_1 h_2 h_3 \rangle = \langle 001 \rangle$, а элемент a_i^2 — условие, при котором $\langle h_1 h_2 h_3 \rangle = \langle 010 \rangle$. Эти условия не могут быть выполнены одновременно. В результате получаем

$$\Psi = \gamma_2 \gamma_3 = a_1^1 a_4^1 a_2^2 a_3^2 \vee a_2^1 a_3^1 a_1^2 a_4^2. \quad (5)$$

Каждая из конъюнкций в выражении (5) задает способ заполнения табл. 2. Они представлены в табл. 4 и 5, из которых получаем два варианта системы функций дополнения:

$$\begin{aligned} g_1 &= 0, \\ g_2 &= f_1 f_2 \vee \overline{f_1} f_3, \\ g_3 &= f_1 f_3 \vee \overline{f_1} \overline{f_2}. \end{aligned} \quad (6)$$

и

$$\begin{aligned} g_1 &= 0, \\ g_2 &= f_1 f_2 \vee \overline{f_1} \overline{f_3}, \\ g_3 &= f_1 f_3 \vee \overline{f_1} \overline{f_2}. \end{aligned} \quad (7)$$

Других вариантов определения контрольных функций логического дополнения не существует.

Утверждение 1. Для построения СФК с ПСП структурой по схеме, представленной на рис. 2, б, могут быть использованы только два способа вычисления контрольных функций логического дополнения, определяемые формулами (6) и (7).

Таблица 4. Первый способ заполнения таблицы соответствия

f_1	f_2	f_3	g_1	g_2	g_3	h_1	h_2	h_3
0	0	0	0	0	1	0	0	1
0	0	1	0	1	1	0	1	0
0	1	0	0	0	0	0	1	0
0	1	1	0	1	0	0	0	1
1	0	0	0	0	0	1	0	0
1	0	1	0	0	1	1	0	0
1	1	0	0	1	0	1	0	0
1	1	1	0	1	1	1	0	0

Следует заметить, что при организации СФК реальных комбинационных схем, когда на рабочих выходах формируются не все возможные информационные векторы, а только часть из них, имеет значение, какие из трех функций, f_1, f_2 или f_3 , преобразуются, а какая из них остается неизменной (см. рис. 2, б). Таким образом, общее число различных вариантов организации СФК по формулам (6) и (7) будет равно числу перестановок выходов в контролируемой группе: $3! = 6$.

Блок контрольной логики $G(x)$ получаем посредством оптимизации структурных схем, представленных на рис. 3. В данных структурах на выходы блоков $F(x)$ установлены схемы реализации контрольных функций логического дополнения, получаемые по формулам (6) и (7). Поскольку в качестве блока $F(x)$ на практике используется логическое устройство, имеющее свои особенности формирования рабочих функций, возможна оптимизация и уменьшение сложности блока $G(x)$.

Рассмотрим условия, при которых обеспечивается полная самопроверяемость структуры, представленной на рис. 2, б. Согласно табл. 4 и 5 на каждом наборе $\langle f_1 f_2 f_3 \rangle$ из первых четырех существует хотя бы одна тестовая комбинация из необходимых для полной проверки элементов сложения по модулю два. Кроме того, на первых четырех наборах $\langle f_1 f_2 f_3 \rangle$ формируются две проверяющие комбинации для тестера: $\langle 001 \rangle$ и $\langle 010 \rangle$. Проверяющая комбинация $\langle 100 \rangle$ формируется на любом из четырех наборов из нижних частей табл. 4 и 5. Отсюда следует такое утверждение.

Утверждение 2. Для построения СФК с ПСП структурой на выходах контролируемого логического устройства $F(x)$ должны быть сформированы все информационные векторы из множества $\{000; 001; 010; 011\}$ и хотя бы один вектор из множества $\{100; 101; 110; 111\}$.

Контроль многовыходных схем на основе 1/3-кодов. При построении СФК с ПСП структурой на основе равновесных кодов следует преобразовать

Таблица 5. Второй способ заполнения таблицы соответствия

f_1	f_2	f_3	g_1	g_2	g_3	h_1	h_2	h_3
0	0	0	0	1	0	0	1	0
0	0	1	0	0	0	0	0	1
0	1	0	0	1	1	0	0	1
0	1	1	0	0	1	0	1	0
1	0	0	0	0	0	1	0	0
1	0	1	0	0	1	1	0	0
1	1	0	0	1	0	1	0	0
1	1	1	0	1	1	1	0	0

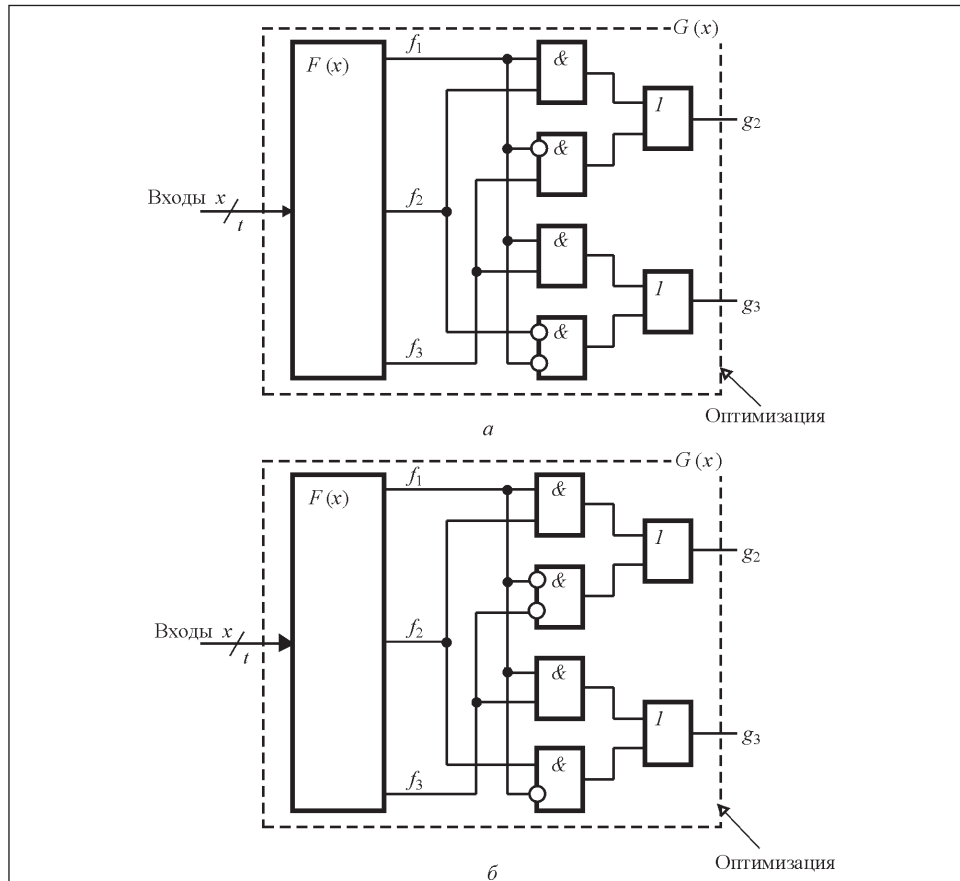


Рис. 3. Структурные схемы способов построения блока контрольной логики для полученных вариантов вычисления функций логического дополнения: *a* — определяемый системой (6); *б* — определяемый системой (7)

схему блока $F(x)$ в схему, на выходах которой возможны только монотонные искажения [20, 21], или выделить в ней группы монотонно независимых выходов [22]. После этого для построения СФК с ПСП структурой на основе 1/3-кода может быть использован следующий алгоритм:

1. Выходы блока $F(x)$ разделить на группы по три выхода в каждой с учетом обеспечения свойства их монотонной независимости внутри группы. Если число выходов блока $F(x)$ не кратно трем, то внутри различных групп можно использовать выходы, ранее задействованные в других группах.

2. Для контроля технического состояния отдельных групп использовать 1/3-TSC и отдельные блоки контрольной логики $G(x)$.

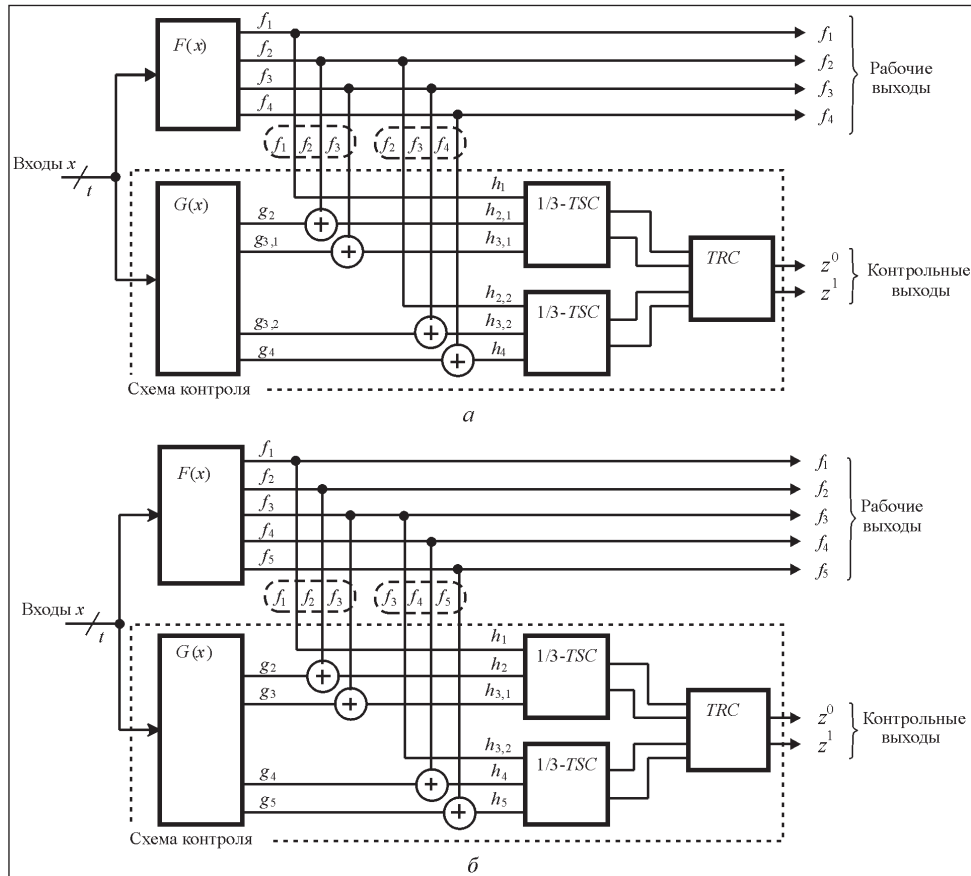


Рис. 4. Схемы организации СФК для логического устройства с четырьмя (а) и пятью (б) выходами

3. Парафазные выходы каждого $1/3-TSC$ объединить на входах компаратора, реализованного в виде схемы сжатия парафазных сигналов на основе элементарных модулей сжатия парафазных сигналов TRC .

4. Блоки контрольной логики для различных групп выходов блока $F(x)$ объединить с целью получения единого блока контрольной логики и оптимизации его структуры.

Заметим, что если не удастся выделить «тройки» выходов, удовлетворяющие условию монотонной независимости выходов в них, может быть выделена дополнительная группа выходов, решающая эту задачу.

На рис. 4 представлены СФК логических схем с числом выходов $m > 3$. Например, при $m = 4$ два выхода комбинационной схемы входят в две группы контроля, а при $m = 5$ один выход комбинационной схемы входит в

две контрольные группы. Проанализируем эти два случая. Определим число вариантов организации СФК.

При $m = 4$ число способов выбора выходов схемы для организации первой группы равно C_4^3 ; число способов выбора выходов схемы для организации второй группы (выход, оставшийся после организации первой группы, и два выхода из уже входящих в первую группу) равно C_3^2 ; число способов установки сумматоров по модулю два для каждой группы определяется величиной $3!$. Отсюда следует, что существует $C_4^3 3! C_3^2 3! = 4 \cdot 6 \cdot 3 \cdot 6 = 432$ варианта организации СФК комбинационной схемы с четырьмя выходами. По аналогии нетрудно определить общее число способов контроля комбинационной схемы с пятью выходами: $C_5^3 3! C_3^1 3! = 10 \cdot 6 \cdot 3 \cdot 6 = 1080$ вариантов.

С увеличением числа выходов контролируемой схемы число вариантов организации СФК увеличивается. Это несомненное преимущество рассматриваемой структуры логического дополнения по сравнению с известными, поскольку существует возможность подбора таких групп выходов комбинационных схем, контроль которых по 1/3-коду обеспечивает ПСП структуры с минимальной структурной избыточностью.

Следует также заметить, что использование каскадного подключения тестеров в структурах контроля многовыходных схем решает проблему технической реализации тестера 1/3-TSC [23—26]. В рассматриваемом случае он может быть использован не как схема с памятью, а как комбинационное устройство на основе простых базовых модулей, реализованных в виде комбинационных схем [5].

Результаты экспериментов с набором контрольных комбинационных схем. В ходе исследований были поставлены эксперименты по оценке показателей сложности технической реализации и структурной избыточности СФК для ряда контрольных комбинационных схем с тремя выходами [27]. С использованием специально разработанного программного комплекса получены файлы-описания в формате *.pla для всех составляющих СФК, организованных соответственно структуре, представленной на рис. 2, б, для контрольных комбинационных схем rd53, rd73, sqn и tcheck. Для каждой контрольной схемы были определены показатели сложности технической реализации систем дублирования и систем контроля, получаемых с использованием метода логического дополнения по 1/3-коду. В процессе анализа систем, получаемых по методу логического дополнения, проводилась перестановка выходов в контрольной группе $\langle f_1 f_2 f_3 \rangle$, что позволило получить по шесть вариантов СФК для каждой контрольной схемы.

Таблица 6. Экспериментальные результаты

Контрольный пример	Порядок выходов в контрольной группе	Площадь структуры, усл. ед. (библиотека stdeell2. genlib)						Показатель структурной избыточности, %					
		$L_{T(s)}$	L_D	$L_{1/3}^s$	$L_{1/3}^a$	$L_{1/3}^b$	$L_{1/3}$	$\gamma_{1/3}^s$	$\gamma_{1/3}^a$	$\gamma_{1/3}^b$	$\gamma_{1/3}$	$\delta_{1/3}^a$	$\delta_{1/3}^b$
rd53	$\langle f_1, f_2, f_3 \rangle$	880	2192	1784	1968	1944	1944	81,387	89,781	88,686	110,314	108,969	
	$\langle f_1, f_3, f_2 \rangle$			1672	1944	1968	1944	76,277	88,686	89,781	116,268	117,703	
	$\langle f_2, f_1, f_3 \rangle$			1784	1936	2064	2064	81,387	88,321	94,161	108,52	115,695	
rd73	$\langle f_2, f_3, f_1 \rangle$			1672	1920	2024	2024	76,277	87,591	92,336	114,833	121,053	
	$\langle f_3, f_1, f_2 \rangle$			1792	2064	1936	1936	81,752	94,161	88,321	115,179	108,036	
	$\langle f_3, f_2, f_1 \rangle$			1792	2040	1912	1912	81,752	93,066	87,226	113,839	106,696	
	$\langle f_1, f_2, f_3 \rangle$	2832	6096	4832	4944	4744	4744	79,265	81,102	77,822	102,318	98,179	
	$\langle f_1, f_3, f_2 \rangle$			4472	4744	4920	4920	73,36	77,822	80,709	106,082	110,018	
	$\langle f_2, f_1, f_3 \rangle$			4832	4864	4768	4768	79,265	79,79	78,215	100,662	98,675	
sqn	$\langle f_2, f_3, f_1 \rangle$			4472	4984	4736	4736	73,36	81,759	77,69	111,449	105,903	
	$\langle f_3, f_1, f_2 \rangle$			4888	4784	4936	4936	80,184	78,478	80,971	97,872	100,982	
	$\langle f_3, f_2, f_1 \rangle$			4888	4712	5000	5000	80,184	77,297	82,021	96,399	102,291	
	$\langle f_1, f_2, f_3 \rangle$	2112	4656	4456	4656	4624	4624	95,704	100	99,313	104,488	103,77	
	$\langle f_1, f_3, f_2 \rangle$			4416	4624	4592	4592	94,845	99,313	98,625	104,71	103,986	
	$\langle f_2, f_1, f_3 \rangle$			4456	4448	4640	4640	95,704	95,533	99,656	99,82	104,129	
tcheck	$\langle f_2, f_3, f_1 \rangle$			4400	4376	4416	4416	94,502	93,986	94,845	99,455	100,364	
	$\langle f_3, f_1, f_2 \rangle$			4288	4648	4488	4488	92,096	99,828	96,392	108,396	104,664	
	$\langle f_3, f_2, f_1 \rangle$			4288	4368	4344	4344	92,096	93,814	93,299	101,866	101,306	
	$\langle f_1, f_2, f_3 \rangle$	120	672	552	552	552	552	82,143	82,143	82,143	100	100	
	$\langle f_1, f_3, f_2 \rangle$			552	552	552	552	82,143	82,143	82,143	100	100	
	$\langle f_2, f_1, f_3 \rangle$			552	600	552	552	82,143	89,286	82,143	108,696	100	
	$\langle f_2, f_3, f_1 \rangle$			552	600	552	552	82,143	89,286	82,143	108,696	100	
	$\langle f_3, f_1, f_2 \rangle$			608	552	608	608	90,476	82,143	90,476	90,789	100	
	$\langle f_3, f_2, f_1 \rangle$			608	552	608	608	90,476	82,143	90,476	90,789	100	

Сложность технической реализации СФК определялась по показателю площади, занимаемой устройством на кристалле. Данный показатель получен с применением интерпретатора *SIS* [28] и стандартной библиотеки функциональных элементов *stdcell2_2.genlib*. Рассчитанные показатели площадей структур СФК приведены в табл. 6, где $L_{F(x)}$ — площадь контрольной комбинационной схемы; L_D — площадь системы дублирования; $L_{1/3}^s$, $L_{1/3}^a$ и $L_{1/3}^b$ — площади СФК, построенных по методу логического дополнения с использованием 1/3-кода и формул соответственно (1) (известный способ из [5]), (6) и (7).

В качестве показателей структурной избыточности СФК использованы две характеристики:

1) доля площади СФК, построенной по одному из трех способов дополнения рабочих функций, от площади системы дублирования,

$$\gamma_{1/3}^s = \frac{L_{1/3}^s}{L_D} 100\%, \quad \gamma_{1/3}^a = \frac{L_{1/3}^a}{L_D} 100\%, \quad \gamma_{1/3}^b = \frac{L_{1/3}^b}{L_D} 100\%;$$

2) доля площади СФК, построенной по формулам (6) и (7), от площади системы контроля из [5],

$$\delta_{1/3}^a = \frac{L_{1/3}^a}{L_{1/3}^s} 100\%, \quad \delta_{1/3}^b = \frac{L_{1/3}^b}{L_{1/3}^s} 100\%.$$

Результаты проведенных экспериментов свидетельствуют о том, что для всех рассматриваемых комбинационных схем СФК, построенная по методу логического дополнения, занимает меньшую площадь, чем стандартная структура дублирования. Для некоторых вариантов реализации достигнуто уменьшение площади более чем на 20% по сравнению с дублированием. Анализируя значения коэффициентов $\delta_{1/3}^a$ и $\delta_{1/3}^b$, видим, что площади трех структур в целом соизмеримы, а разброс получаемых значений за редким исключением составляет $\pm 10\%$. Возможность перестановки выходов комбинационных схем при применении формул (6) и (7) в некоторых случаях позволяет уменьшить площадь СФК по сравнению с результатами применения известного метода логического дополнения по 1/3-коду [5].

Таким образом, применение разработанных способов организации СФК для рассмотренных контрольных схем позволяет не только обеспечить свойство ПСП структуры, но и уменьшить структурную избыточность по сравнению с дублированием.

Выводы

Предложенный метод вычисления значений контрольных функций логического дополнения позволяет организовывать СФК с ПСП структурой на основе разбиения выходов контролируемых устройств на группы по три выхода в каждой и контроля их на основе 1/3-кода. По сравнению с известными работами, например [5], получены такие логические выражения для описания контрольных функций, которые позволяют сформировать полное множество тестовых наборов всех элементов сложения по модулю два в блоке логического дополнения, исключая операцию подбора значений функций дополнения. При этом формируется необходимое множество тестовых комбинаций и для тестера. Ранее для решения этой задачи требовался перебор вариантов заполнения задающих схему таблиц. Кроме того, разбивая выходы контролируемых схем на группы и переставляя их местами в каждой группе, можно влиять на показатели структурной избыточности СФК.

СПИСОК ЛИТЕРАТУРЫ

1. *Согомонян Е.С., Слабаков Е.В.* Самопроверяемые устройства и отказоустойчивые системы. — М.: Радио и связь, 1989.— 208 с.
2. *Nicolaidis M., Zorian Y.* On-Line Testing for VLSI — A Compendium of Approaches // Journal of Electronic Testing: Theory and Applications. — 1998. — №12. — P. 7—20.
3. *Mitra S., McCluskey E.J.* Which Concurrent Error Detection Scheme to Choose? // Proc. of International Test Conference, 03—05 October 2000. — USA, Atlantic City, NJ. — 2000. — P. 985—994.
4. *Сапожников В.В. и др.* Организация функционального контроля комбинационных схем методом логического дополнения // Электрон. моделирование. — 2002. — **24**, № 6. — С. 52—66.
5. *Гессель М., Морозов А.В., Сапожников В.В., Сапожников Вл.В.* Логическое дополнение — новый метод контроля комбинационных схем // Автоматика и телемеханика. — 2003. — №1. — С. 167—176.
6. *Пархоменко П.П., Согомонян Е.С.* Основы технической диагностики (оптимизация алгоритмов диагностирования, аппаратные средства). — М.: Энергоатомиздат, 1981.— 320 с.
7. *Goessel M., Saposhnikov Vl., Saposhnikov V., Dmitriev A.* A New Method for Concurrent Checking by Use of a 1-out-of-4 Code // Proc. of the 6th IEEE International On-line Testing Workshop, 3—5 July 2000. — Palma de Mallorca, Spain. — P. 147—152.
8. *Morozov A., Saposhnikov V.V., Saposhnikov Vl.V., Goessel M.* New Self-Checking Circuits by Use of Berger-codes // Ibid. — P. 171—176.
9. *Saposhnikov V.V., et al.* Design of Totally Self-Checking Combinational Circuits by Use of Complementary Circuits // Proc. of East-West Design & Test Workshop.— Yalta, Ukraine, 2004.—P. 83—87.
10. *Гессель М., Морозов А.В., Сапожников В.В., Сапожников Вл.В.* Контроль комбинационных схем методом логического дополнения // Автоматика и телемеханика. — 2005. — №8. — С. 161—172.

11. Göessel M., Ocheretny V., Sogomonyan E., Marienfeld D. *New Methods of Concurrent Checking: Edition 1.* — Dordrecht: Springer Science+Business Media B.V., 2008.— 184 p.
12. Sen S.K. A Self-Checking Circuit for Concurrent Checking by 1-out-of-4 code with Design Optimization using Constraint Don't Cares // National Conf. on Emerging trends and advances in Electrical Engineering and Renewable Energy (NCEEERE 2010). Sikkim Manipal Institute of Technology, Sikkim, held during 22—24 December, 2010.
13. Das D.K., Roy S.S., Dmitriev A., Morozov A., Gössel M. Constraint Don't Cares for Optimizing Designs for Concurrent Checking by 1-out-of-3 Codes // Proc. of the 10th International Workshops on Boolean Problems. Freiberg, Germany, September, 2012. — P. 33—40.
14. Сапожников В.В., Сапожников Вл.В., Ефанов Д.В. Метод функционального контроля комбинационных логических устройств на основе кода «2 из 4» // Изв. вузов. Приборостроение.— 2016.— 59, №7.— С. 524—533. DOI 10.17586/0021-3454-2016-59-7-524-533.
15. Sapozhnikov V., Sapozhnikov Vl., Efanov D. Concurrent Error Detection of Combinational Circuits by the Method of Boolean Complement on the Base of «2-out-of-4» Code // Proc. of 14th IEEE East-West Design & Test Symposium (EWDTS' 2016). Yerevan, Armenia, October 14—17, 2016.— P. 126—133.
16. Lala P.K. *Self-Checking and Fault-Tolerant Digital Design.* — San Francisco: Morgan Kaufmann Publishers, 2001.— 216 p.
17. Сапожников В.В., Сапожников Вл.В. О синтезе самопроверяемых тестеров для кода «1 из 3» // Автоматика и телемеханика. — 1991. — № 2. — С. 178—188.
18. Сапожников В.В., Сапожников Вл.В. Самопроверяемые дискретные устройства. — СПб: Энергоатомиздат, 1992.— 224 с.
19. Аксенова Г.П. Необходимые и достаточные условия построения полностью проверяемых схем свертки по модулю 2 // Автоматика и телемеханика. — 1979. — № 9. — С. 126—135.
20. Busaba F.Y., Lala P.K. Self-Checking Combinational Circuit Design for Single and Unidirectional Multibit Errors // Journal of Electronic Testing: Theory and Applications. — 1994. — Vol. 5, Issue 5. — P. 19—28.
21. Saposhnikov V.V., Morosov A., Saposhnikov Vl.V., Göessel M. A New Design Method for Self-Checking Unidirectional Combinational Circuits // Ibid. — 1998. — Vol. 12, Issue 1-2. — P. 41—53.
22. Гессель М., Морозов А.А., Сапожников В.В., Сапожников Вл.В. Исследование комбинационных самопроверяемых устройств с независимыми и монотонно независимыми выходами // Автоматика и телемеханика. — 1997. — № 2. — С. 180—193.
23. David R. Totally Self-Checking 1-out-of-3 Checker // IEEE Transactions on Computers.— 1978. — Vol. C-27. — P. 570—572.
24. Golan P. Design of Totally Self-Checking Checker for 1/3 Code // Ibid.— 1984.— Vol. 33.— P. 285.
25. Lo J., Thanawastien S. On the Design of Combinational Totally Self-Checking 1/3 Code Checkers // Ibid. — 1990, Vol. 39. — P. 387—393.
26. Paschalis A., Gaitanis N., Gizopoulos D., Kostarakis P. A Totally Self-Checking 1-out-of-3 Code Error Indicator // Journal of Electronic Testing: Theory and Application. — 1998. — Vol. 13, Issue 1. — P. 61—66.
27. Collection of Digital Design Benchmarks [Режим доступа: <http://ddd.fit.cvut.cz/prj/Benchmarks/>].
28. SIS: A System for Sequential Circuit Synthesis / E. M. Sentovich, K. J. Singh, L. Lavagno, C. Moon, R. Murgai, A. Saldanha, H. Savoj, P. R. Stephan, R. K. Brayton, A. Sangiovanni-Vincentelli // Electronics Research Laboratory, Department of Electrical Engineering and Computer Science, University of California, Berkeley, 4 May 1992. — 45 p.

V.V. Sapozhnikov, Vl.V. Sapozhnikov, D.V. Efanov

FORMATION OF TOTALLY SELF-CHECKING STRUCTURES
OF CONCURRENT ERROR DETECTION SYSTEMS WITH THE USE
OF CONSTANT-WEIGHT CODE "1-OUT-OF-3"

The new approach to concurrent error detection system organization with provision of property of totally self-checking structure based on Boolean complement method by constant-weight code "1-out-of-3" is offered in the paper. This approach is based on distinguishing the groups of outputs of tested device (three unidirectionally independent outputs in each) meeting the requirements of monotonous independence with their further test using "1-out-of-3" constant-weight code and unification of outputs of certain testers at the exits of self-checking comparator. Formulas of complement functions calculation are adduced; they allow providing the complex of test combinations for "1-out-of-3" code checker as well as for all XOR gates in Boolean complement block structure. Conditions providing totally self-checking of the structure are declared.

Key words: concurrent error detection system, Boolean complement, constant-weight code, totally self-checking structure, checking, structural redundancy.

REFERENCES

1. Sogomonyan, E.S. and Slabakov, E.V. (1989), *Samoproveryaemye ustroystva i otkazoustoichivyye sistemy* [Self-checking devices and failover systems], Radio i svyaz, Moscow, Russia.
2. Nicolaidis, M. and Zorian, Y. (1998), On-line testing for VLSI – a compendium of approaches, *Journal of electronic testing: theory and applications*, no. 12, pp. 7-20.
3. Mitra, S. and McCluskey, E.J. (2000), Which concurrent error detection scheme to choose?“, *Proceedings of International Test Conference 2000*, USA, Atlantic City, NJ, October 03-05, 2000, pp. 985-994.
4. Sapozhnikov, V.V. et al. (2002), “Organization of functional checking of combinational circuits by the logic complement method”, *Elektronnoe modelirovanie*, Vol. 24, no. 6, pp. 52- 66.
5. Goessel, M., Morozov, A.V., Sapozhnikov, V.V. and Sapozhnikov, Vl.V. (2003), “Logic complement, a new method of checking the combinational circuits”, *Avtomatika i telemekhanika*, no. 1, pp. 167-176.
6. Parkhomenko, P.P. and Sogomonyan, E.S. (1981), *Osnovy tekhnicheskoy diagnostiki (optimizatsiya algoritmov diagnostirovaniya, apparaturnye sredstva)* [Basics of technical diagnostics (optimization of diagnostic algorithms and equipment)], Energoatomizdat, Moscow, Russia.
7. Goessel, M., Sapozhnikov, Vl., Saposhnikov, V. and Dmitriev, A. (2000), “A new method for concurrent checking by use of a 1-out-of-4 code”, *Proceedings. of the 6th IEEE International On-line Testing Workshop*, July 3-5, 2000, Palma de Mallorca, Spain, pp. 147-152.
8. Morozov, A., Sapozhnikov, V.V., Saposhnikov, Vl.V. and Goessel, M. (2000), “New self-checking circuits by use of Berger-codes”, *Proceedings. of the 6th IEEE International On-line Testing Workshop*, July 3-5, 2000, Palma de Mallorca, Spain, pp.171-176.
9. Sapozhnikov, V.V. et al. (2004), “Design of totally self-checking combinational circuits by use of complementary circuits”, *Proceedings of East-West Design & Test Workshop*, Yalta, Ukraine, 2004, pp. 83-87.
10. Goessel, M., Morozov, A.V., Sapozhnikov, V.V. and Sapozhnikov, Vl.V. (2005), “Checking combinational circuits by the method of logic complement”, *Avtomatika i telemekhanika*, no. 8, pp. 161-172.
11. Göessel, M., Ocheretny, V., Sogomonyan, E. and Marienfeld, D. (2008), *New methods of concurrent checking: Edition 1*, Springer Science+Business Media B.V., Dodrecht, the Netherlands.

12. Sen, S.K. (2010), "A self-checking circuit for concurrent checking by 1-out-of-4 code with design optimization using constraint don't cares", *National Conf. on Emerging trends and advances in Electrical Engineering and Renewable Energy (NCEEERE 2010)*, Sikkim Manipal Institute of Technology, Sikkim, December 22-24, 2010.
13. Das, D.K., Roy, S.S., Dmitiriev, A., Morozov, A. and Göessel, M. (2012), "Constraint don't cares for optimizing designs for concurrent checking by 1-out-of-3 codes", *Proceedings of the 10th International Workshops on Boolean Problems*, Freiberg, Germany, September 2012, pp. 33-40.
14. Sapozhnikov, V.V., Sapozhnikov, V.I. and Efanov, D.V. (2016), "Method of logical devices concurrent error detection system based on "2-out-of-4" code", *Izvestiya vuzov. Priborostroenie*, Vol. 59, no. 7, pp. 524-533. DOI 10.17586/0021-3454-2016-59-7-524-533.
15. Sapozhnikov, V., Sapozhnikov, V.I. and Efanov, D. (2015), "Concurrent error detection of combinational circuits by the method of Boolean complement on the base of «2-out-of-4» code", *Proceedings of the 14th IEEE East-West Design & Test Symposium (EWDTS'2016)*, Yerevan, Armenia, October 14-17, 2016, pp. 126-133.
16. Lala, P.K. (2007), *Self-checking and fault-tolerant digital design*, Morgan Kaufmann Publishers, San Francisco, USA.
17. Sapozhnikov, V.V. and Sapozhnikov, V.I. (1991), "About synthesis of self-checking checkers for 1-out-of-3 code", *Avtomatika i telemekhanika*, no. 2, pp. 178-188.
18. Sapozhnikov, V.V. and Sapozhnikov, V.I. (1992), *Samoproveryaemye diskretnye ustroystva* [Self-checking discrete devices], Energoatomizdat, St. Petersburg, Russia.
19. Aksyonova, G.P. (1979), "Necessary and sufficient conditions for the design of totally checking circuits of compression by modulo 2", *Avtomatika i telemekhanika*, no. 9, pp. 126-135.
20. Busaba, F.Y. and Lala, P.K. (1994), "Self-checking combinational circuit design for single and unidirectional multibit errors", *Journal of electronic testing: theory and applications*, Vol. 5, Iss. 5, pp. 19-28.
21. Sapozhnikov, V.V., Morozov, A., Sapozhnikov, V.I. and Göessel, M. (1998), "A new design method for self-checking unidirectional combinational circuits", *Journal of electronic testing: theory and applications*, Vol. 12, Iss. 1-2, pp. 41-53.
22. Goessel, M., Morozov, A.A., Sapozhnikov, V.V. and Sapozhnikov, V.I. (1997), "Investigation of combination self-testing devices having independent and monotonously independent outputs", *Avtomatika i telemekhanika*, no. 2, pp. 180-193.
23. David, R. (1978), "Totally self-checking 1-out-of-3 checker", *IEEE Transactions on Computers*, Vol. C-27, pp. 570-572.
24. Golan, P. (1984), "Design of totally self-checking checker for 1/3 code", *IEEE Transactions on Computers*, Vol. 33, p. 285.
25. Lo, J. and Thanawastien, S. (1990), "On the design of combinational totally self-checking 1/3 code checkers", *IEEE Transactions on Computers*, Vol. 39, pp. 387-393.
26. Paschalis, A., Gaitanis, N., Gizopoulos, D. and Kostarakis, P. (1998), "A totally self-checking 1-out-of-3 code error indicator", *Journal of electronic testing: theory and application*, Vol. 13, Iss.1, pp. 61-66.
27. Collection of digital design Benchmarks, available at: <http://ddd.fit.cvut.cz/prj/Benchmarks/>.
28. Sentovich, E.M., Singh, K.J., Lavagno, L., Moon, C., Murgai, R., Saldanha, A., Savojo, H., Stephan, P.R., Brayton, R.K. and Sangiovanni-Vincentelli, A. (1992), *SIS: A system for sequential circuit synthesis*, Electronics Research Laboratory, Department of Electrical Engineering and Computer Science, University of California, Berkeley, USA.

Поступила 21.10.16

САПОЖНИКОВ Валерий Владимирович, д-р техн. наук, профессор кафедры автоматики и телемеханики на железных дорогах Петербургского государственного университета путей сообщения Императора Александра I. В 1963 г. окончил Ленинградский ин-т инженеров железнодорожного транспорта. Область научных исследований — надежность синтез дискретных устройств, синтез безопасных систем, синтез самопроверяемых схем, техническая диагностика дискретных систем.

САПОЖНИКОВ Владимир Владимирович, д-р техн. наук, профессор кафедры автоматики и телемеханики на железных дорогах Петербургского государственного университета путей сообщения Императора Александра I. В 1963 г. окончил Ленинградский ин-т инженеров железнодорожного транспорта. Область научных исследований — надежность синтез дискретных устройств, синтез безопасных систем, синтез самопроверяемых схем, техническая диагностика дискретных систем.

ЕФАНОВ Дмитрий Викторович, канд. техн. наук, доцент кафедры автоматики и телемеханики на железных дорогах Петербургского государственного университета путей сообщения Императора Александра I. В 2007 г. окончил Петербургский государственный университет путей сообщения. Область научных исследований — дискретная математика, надежность и техническая диагностика дискретных систем.

