

ЗАСОБИ ВИМІРЮВАНЬ ЕЛЕКТРИЧНИХ ТА МАГНІТНИХ ВЕЛИЧИН

УДК 621.317.73+612.014.422

РОЗРОБЛЕННЯ ТА АНАЛІЗ ВАРІАНТІВ АПАРАТНОЇ РЕАЛІЗАЦІЇ ПОРТАТИВНИХ ЧАСТОТНИХ АНАЛІЗАТОРІВ ІМПЕДАНСУ

О Стадник Богдан¹, Хома Володимир², Хома Юрій¹, 2015

Національний університет “Львівська політехніка”,
¹кафедра інформаційно-вимірювальних технологій, ² кафедра захисту інформації,
вул. С. Бандери, 12, Львів-79013, Україна

Описано та проаналізовано три варіанти побудови портативних частотних аналізаторів імпедансу на сучасній елементній базі та розглянуто можливості їх використання в поєднанні із ПК, а саме: на базі спеціалізованих мікросхем AD5933/AD5934, сигнального мікроконтролера STM32F4, програмованої логічної матриці сім'ї Cyslope. Також наведено алгоритми функціонування ЧАІ, з описом процедур калібрування та визначення параметрів АВП, коригування та опрацювання результатів вимірювання.

Ключові слова: імпеданс, вимірювальний перетворювач, сигнальний мікроконтролер, програмована логічна матриця.

Описаны и проанализированы три варианта построения портативных частотных анализаторов импеданса на современной элементной базе и рассмотрены возможности их использования в сочетании с ПК, а именно: на базе специализированных микросхем AD5933 / AD5934, сигнального микроконтроллера STM32F4, программируемой логической матрицы семейства Cyslope. Также приведены алгоритмы функционирования ЧАИ, включающие описание процедур калибровки и определения параметров АИП, корректировки и обработки результатов измерения.

Ключевые слова: импеданс, измерительный преобразователь, сигнальный микроконтроллер, программируемая логическая матрица.

Impedance spectroscopy is widely used to study biological, physical and chemical objects, for example in biomedical measurements, in study of the materials properties, particularly on micro- and nanoscale, for corrosion monitoring and diagnostics, for control of batteries, fuel cells. Often research is carried out on a objects under non-laboratory conditions. A good example of such research is the use of impedance spectroscopy for testing of corrosion-resistant coatings on various steel structures such as bridges, pipelines and other. This leads to the need for cheap, small portable measuring devices – impedance analyzers.

A novel concept for design of portable impedance analyzers have been developed in the article. The main idea is based on minimization of the analog part of measurement channel, as well as on the replacement of a number of functions to a personal computer. Three variants of design of portable impedance analyzers are described and analyzed in the article. The first option involves the use of single-chip converter AD5933, combined with universal processor Atmega16U2 and external operational amplifier. The hardware implementation is quite simple, but the main disadvantage is limited frequency band (maximum frequency converter AD5933 is 100 kHz). Also this approach has no possibility for tuning and optimization of measuring channel parameters.

The second implementation of portable impedance analyzers is based on the STM32F4 digital signal controller with built-in DACs and ADCs, which makes it an extremely attractive in terms of flexibility and simplicity in the design.

However, the drawback of this implementation includes limited frequency band (100 kHz).

The third option involves the implementation of digital part of the impedance analyzer (CPU, DDS and DSP blocks) on FPGA in combination with external DAC and ADC. This method is the most flexible in terms of configuration, as the digital part

enables optimization of measurement channel parameters and DAC and ADC specifications can be chosen according to current application needs. The main disadvantage of this approach is relatively high price and power consumption.

Key words: *impedance, measurement converter, digital signal controller, field-programmable gate array.*

Вступ. Імпедансна спектроскопія широко використовується для дослідження біологічних і фізико-хімічних об'єктів, наприклад, для біомедичних вимірювань [1–3], вивчення властивостей матеріалів [4, 5], зокрема на мікро- та нанорівнях [6, 7], корозійного моніторингу і діагностики [8, 9], контролю параметрів батарей і паливних елементів електрохімічних джерел живлення [5, 10]. Часто дослідження проводять на об'єктах, розташованих не у лабораторіях. Прикладом такого використання імпедансної спектроскопії є тестування в польових умовах ефективності антикорозійних покриттів, наприклад, на мостах, трубопроводах та інших сталевих конструкціях [11]. Це зумовлює потребу в дешевих, малогабаритних портативних приладах для імпедансної спектроскопії об'єктів – частотних аналізаторах імпедансу (ЧАІ).

Запропонована в [12] концепція побудови портативних ЧАІ передбачає мінімізацію аналогової частини вимірювального каналу, а також перенесення низки функцій на персональний комп'ютер. Так, синтез зондувального і квадратурне перетворення (розклад комплексної напруги на складові) вимірювального сигналів доцільно реалізовувати в цифровому вигляді, на основі технології DDS та алгоритму ОПФ відповідно [12–14]. Реалізація цих джерела зондувального сигналу (ДЗС) та пристрою квадратурного розділення (ПКР) у цифровій формі забезпечує стабільність метрологічних характеристик вимірювального каналу, високу швидкодію та широкий діапазон робочих частот. Що ж стосується вимірювального перетворювача (ВП) імпедансу на напругу, то в [12] також обґрунтовано переваги його реалізації за методом автобалансування, оскільки такий підхід дає змогу досягти високої точності та чутливості, в поєднанні з лінійністю функції перетворення та можливістю створення заданих енергетичних умов на об'єкті дослідження. Крім вимірювального перетворювача, який принципово повинен залишатися аналоговим, у структурі ЧАІ немає інших аналогових пристроїв, зокрема фільтрів, що пов'язано з небезпечною виникнення неконтрольованих фазових зсувів. Взаємодія аналогової частини із цифровим оточенням забезпечується аналого-цифровим інтерфейсом у

складі ЦАП і АЦП. Відповідна структурна схема портативного ЧАІ наведена на рис. 1.

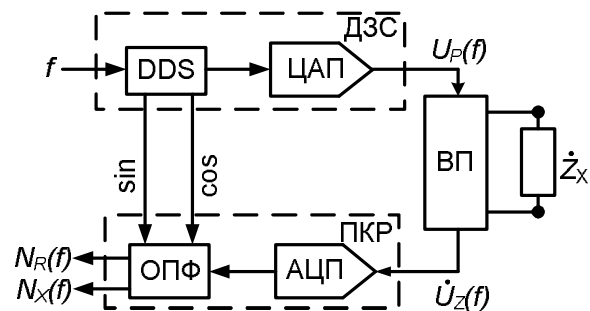


Рис. 1. Структура вимірювального каналу портативного аналізатора імпедансу

Fig. 1. Measuring channel structure of portable impedance analyzer

Мета. Для зменшення габаритів та споживаної потужності систем частотного аналізу імпедансу низку функцій доцільно реалізувати за допомогою мікропроцесорної техніки, наприклад: автоматичний вибір границі вимірювання, опрацювання та інтерпретацію вимірювальних даних, збереження результатів калібрування тощо. Відтак актуальними є роботи, спрямовані на розроблення та дослідження варіантів апаратної реалізації портативних ЧАІ на сучасній елементній базі. В статті розглянуто три можливі варіанти побудови ЧАІ, за принципом вбудованих систем (англ. *embedded systems*), на основі спеціалізованої мікросхеми, сигнального мікроконтролера та програмованої логічної інтегральної схеми (ПЛІС).

1. Портативний ЧАІ на базі однокристального перетворювача AD5933. За останні роки фірма Analog Devices налагодила випуск однокристальних перетворювачів “імпеданс-код” AD5933 і AD5934, на основі яких за поданими виробником рекомендаціями можлива реалізація портативних ЧАІ з діапазоном вимірювання від 100 Ом до 10 МОм. Ці перетворювачі забезпечують прямий цифровий синтез (DDS) синусоїдальної напруги в діапазоні від 1 до 100 кГц, виділення синфазної та квадратурної складових вихідного сигналу вимірю-

вального перетворювача на основі одночастотного дискретного перетворення Фур'є (DFT), а вбудовані аналогово-цифровий (ADC) і цифроаналоговий (DAC) перетворювачі уможливають безпосереднє підключення зразкового резистора та досліджуваного об'єкта. Перетворювач AD5933 має вбудований послідовний інтерфейс I²C, через який здійснюється управління вимірювальним процесом і передавання результатів перетворення на зовнішні пристрої [15, 16].

Одним із суттєвих недоліків перетворювача AD5933 є недосконалий вимірювальний перетворювач “струм–напруга”, реалізований на базі вбудованого операційного підсилювача. Тому для побудови ЧАІ запропоновано застосувати зовнішній вимірювальний перетворювач, побудований за методом автобалансування [12]. Відповідну структурну схему ЧАІ зображено на рис. 2.

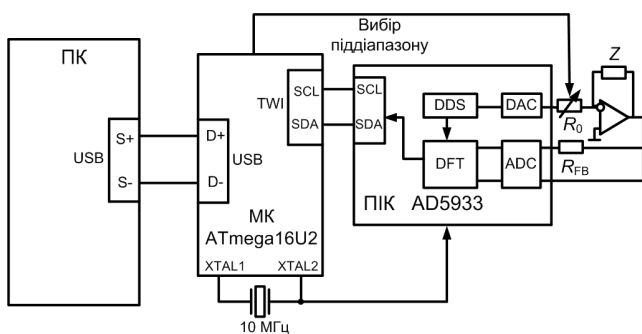


Рис. 2. Структурна схема частотного аналізатора імпедансу на базі AD5933

Fig. 2. Block diagram of frequency impedance analyzer based on AD5933

Управління перетворювачем AD5933 та перемикавання піддіапазонів вимірювання здійснюється 8-розрядним мікроконтролером Atmega16U2. Крім того, мікроконтролер реалізує алгоритмічну корекцію частотних похибок вимірювальної схеми [17]. Тактова частота мікроконтролера і перетворювача імпеданс-код задається зовнішнім кварцовим резонатором на 10 МГц.

Передавання відкоригованих результатів вимірювання складових адмітансу на персональний комп'ютер відбувається по USB інтерфейсу. Для цього використовується вбудований USB модуль контролера. На ПК користувач може використовувати прикладне програмне забезпечення для опрацювання та інтерпретації результатів дослідження.

Аналізатор імпедансу функціонує за таким алгоритмом:

1. За допомогою прикладного програмного забезпечення у вигляді графічного інтерфейсу користувач задає основні параметри вимірювального процесу згідно з програмою дослідження: початкову частоту зондувального сигналу, крок зміни частоти, кількість частот, на яких проводиться вимірювання імпедансу, границі вимірювання тощо.

2. Для вилучення адитивних похибок здійснюють вимірювання складових адмітансу, від'єднавши досліджуваний об'єкт, у всіх режимах, передбачених програмою досліджень. Одержані результати зберігаються у пам'яті мікроконтролера у вигляді “карти нулів” і використовуються надалі для поправок результатів вимірювання складових адмітансу ДО.

3. Для калібрування вимірювального каналу та ідентифікації умовно сталих параметрів формалізованої моделі, що входять до алгоритмів корекції як константи, до входу частотного аналізатора імпедансу під'єднують зразковий резистор. Дані калібрування також записують у пам'ять мікроконтролера.

4. До входу ЧАІ під'єднується ДО і проводиться вимірювання імпедансу на різних частотах. Із перетворювача AD5933 результати квадратурного розкладу сигналу вимірювальної схеми Re та Im передаються на мікроконтролер, де насамперед усуваються адитивні похибки, а потім за описаними в п. 3 алгоритмами коригують частотні похибки вимірювальної схеми.

5. Відкориговані результати вимірювання складових адмітансу передаються на ПК для подальшого опрацювання та інтерпретації згідно з програмою досліджень.

Основні недоліки запропонованого підходу: обмежений частотний діапазон перетворювача (від 1 кГц до 100 кГц); використання вікна Ханна, що згідно з результатами досліджень, проведених у [18], недостатньо ефективно придушує ефект перетікання спектра; порівняно невисока розрядність по фазі DDS блока, аналого-цифрового та цифроаналогового перетворювачів.

2. Портативний ЧАІ на базі сигнального мікроконтролера. Як зазначено вище, основним недоліком ЧАІ на базі AD5933 є принципова необхідність використання зовнішнього вимірювального перетворювача. А роль AD5933 зводиться, по суті, лише до синтезу зондувального та квадратурного розділення вимірювального сигналів. Крім того, в структурі

AD5933 є аналогові фільтри, котрі, як зазначалося, можуть призводити до певних фазових спотворень. За таких умов доцільним є об'єднання функцій мікропроцесора та AD5933 на одному кристалі. Для цього завдання якнайкраще підходять сигнальні контролери (англ. *Digital Signal Controllers – DSC*) за рахунок їхньої високої обчислювальної потужності, зумовленої наявністю спеціалізованого блока для виконання операцій над числами в форматі з плаваючою комою (англ. *Floating Point Unit – FPU*), та розвиненої периферії, зокрема цифроаналогового та аналого-цифрового перетворювачів, які можуть використовуватися для формування зондувальної напруги та оцифровування вимірювального сигналів.

На рис. 3 наведено структуру ЧАІ на базі сигнального мікроконтролера STM32F4 (СМК). Цей контролер має 32-розрядне ядро сім'ї Cortex-M4F, доповнене FPU, вбудовану систему ФАПЧ, здатну розганяти тактову частоту до 168 МГц, два 12-бітні ЦАП з частотою дискретизації 1 МГц та три 12-бітні АЦП з частотою дискретизації до 2,4 МГц. Комунікація з ПК здійснюється по USB інтерфейсу через спеціальний вбудований USB модуль контролера. Система тактується від зовнішнього кварцового або MEMS-генератора частотою 25 МГц. Для перемикання піддіапазонів використовують універсальні порти введення/виведення [19].

Система функціонує так:

1. Попередньо розраховані на ПК значення таблиці синусів і віконної функції зберігаються в пам'яті команд контролера.

2. У разі налаштування вимірювального каналу на певну частоту дані з таблиці синусів надходять не відразу на ЦАП, а спершу всі вибірки, якими відтворюватиметься зондувальний сигнал, записуються в спеціально організований буфер пам'яті. З буфера дані за допомогою функції прямого доступу до пам'яті (англ. *DMA – Direct Memory Access*) записуються в регістр ЦАП з частотою, що дорівнює частоті дискретизації.

3. АЦП оцифровує вимірювальний сигнал за допомогою прямого доступу до пам'яті, відсилає дані в FIFO буфер ОЗП.

4. Результати аналого-цифрового перетворення зчитуються процесором з ОЗП і після віконного згладження надходять у блок одночастотного перетворення Фур'є. Такий підхід дає змогу уникнути ситуації, коли дані з АЦП оновилися, а контролер не готовий їх вчитати, оскільки не завершив попереднього такту обчислень.

5. Після компенсації похибок виміряні значення синфазної та квадратурної складових передаються на ПК.

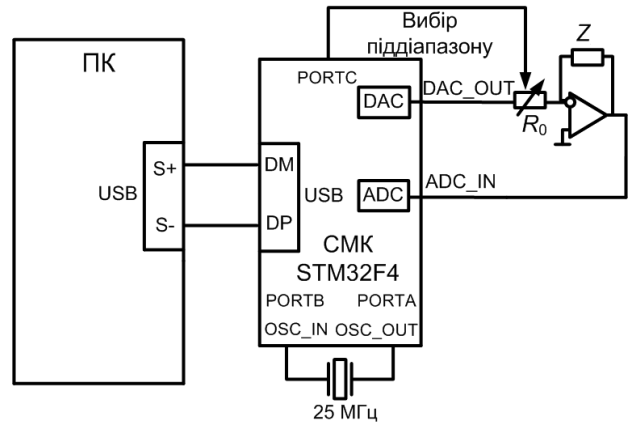


Рис. 3. Структурна схема частотного аналізатора імпедансу на базі СМК

Fig. 3. Block diagram of DSC-based impedance analyzer

Зауважимо, що процедури налаштування системи і послідовність дій під час проведення експерименту (усунення адитивних похибок, калібрування) аналогічні описаним у попередньому підпункті.

Основними перевагами цього підходу є простір під час проектування та гнучкість вибору параметрів як DDS-синтезатора (насамперед розрядність акумулятора фази), так і блока квадратурного розділення (кількість вибірок на період, тип та параметри віконної функції). Серед недоліків – споживана потужність, неможливість проведення вимірювання на високих частотах (понад 100 кГц) та порівняно обмежена швидкодія ЦАП та АЦП.

3. Портативний ЧАІ на базі ПЛІС. Іншим можливим варіантом побудови портативного ЧАІ є організація цифрової частини на ПЛІС (англ. *Field Programmable Gate Array – FPGA*) в поєднанні із зовнішніми цифроаналоговим, аналого-цифровим та вимірювальним перетворювачами. Такий підхід забезпечує максимальну гнучкість під час проектування вимірювального каналу та дозволяє досягти потенційно кращих метрологічних характеристик, ніж у двох попередніх випадках.

Структурну схему портативного ЧАІ на базі ПЛІС наведено на рис. 3. Вся цифрова частина разом з DDS-синтезатором, пристроєм квадратурного розділення та мікроконтролером організована на ПЛІС сім'ї Cyclone

компанії Altera. Для формування аналогового зондувального сигналу використовується 12-бітний ЦАП AD5684R із частотою дискретизації до 25 МГц. Аналого-цифрове перетворення реалізується за допомогою 12-бітного АЦП конверсного типу AD9224 з частотою дискретизації до 40 МГц. Квадратурне розділення, DDS синтез, корекція адитивних, мультиплікативних та частотних похибок організовані як спеціалізовані обчислювальні блоки на ПЛІС. Для управління вимірювальним каналом і комунікацією із ПК використовується мікропроцесор з програмним ядром (англ. soft processor) Nios II. Код для програмного виконання ядра цього процесора на ПЛІС постачає безпосередньо компанія-виробник Altera. Цифрова частина ЧАІ, ЦАП та АЦП тактується зовнішнім генератором на 250 МГц [20–22].

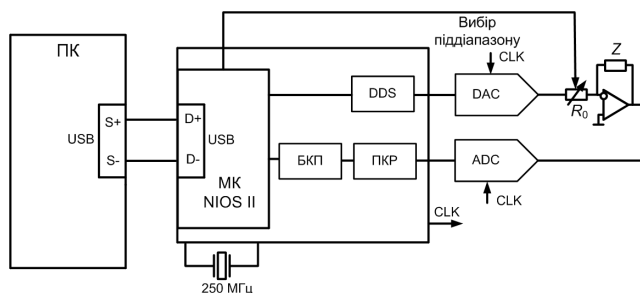


Рис. 4. Структурна схема частотного аналізатора імпедансу на базі ПЛІС

Fig. 4. Block diagram of FPGA-based impedance analyzer

ЧАІ на базі ПЛІС функціонує так:

1. Процесор, отримавши відповідну команду по USB від ПК, налаштовує DDS-синтезатор і запускає процес вимірювання.

2. Сформований синтезатором та ЦАП сигнал подається на АВП, після чого через АЦП надходить на ПЛІС в оцифрованому вигляді. При цьому оцифровані вибірки вимірювального сигналу записуються в блок квадратурного розділення відразу, без проміжного запису в буфер пам'яті, в так званому режимі "на льоту" (англ. fly-on). Такий підхід забезпечує опрацювання даних в реальному часі та дає змогу досягти максимально можливої швидкості вимірювання.

3. Результати квадратурного розділення після корекції похибок вичитуються процесором і надходять на ПК.

Підготовка до проведення вимірювання – калібрування тощо – проводиться за алгоритмом, аналогічним до попередніх випадків.

Цей варіант характеризується низкою переваг, передовсім можливістю проведення вимірювання на високих частотах (1 МГц і вище) за умов використання високошвидкісних ЦАП та АЦП. Також цей варіант є найгнучкішим з погляду як конфігурації цифрової частини, так і вибору параметрів і характеристик ЦАП і АЦП, проте поступається за вартістю і споживаною потужністю.

Висновки. Відповідно до концепції покращення метрологічних характеристик ЧАІ та для забезпечення стабільності вимірювального каналу в широкому діапазоні частот синтез зондувального сигналу та квадратурне розділення вимірювального сигналу необхідно реалізувати в цифровій формі. Для цього використовуються техніки прямого цифрового синтезу та цифрового опрацювання сигналів. Також частину функціональності ЧАІ доцільно перенести на ПК, передусім управління вимірювальним процесом та алгоритмічну корекцію похибок аналогової частини вимірювального каналу.

Враховуючи те, якого рівня мініатюризації, портативності та дешевизни дає змогу досягти сучасна напівпровідникова та мікропроцесорна техніка, портативні ЧАІ доцільно реалізувати за принципом вбудованих систем. При цьому алгоритми синтезу й опрацювання сигналів, які потребують високої швидкості обчислень, слід реалізувати за допомогою жорсткої логіки на базі спеціалізованих мікросхем. Управління ж приладом і комунікація із ПК покладається на мікроконтролер. Це завдання можна вирішити різними способами, проте із практичних міркувань найдоцільнішими є такі:

- використання спеціалізованих мікросхем (призначених для перетворення імпедансу на код) із вбудованими DDS і ОПФ блоками в поєднанні з універсальним процесором;

- цифровий синтез та опрацювання результатів (зокрема і квадратурне розділення за алгоритмом ОПФ) реалізуються на високошвидкісному сигнальному контролері із вбудованими ЦАП та АЦП;

- блоки DDS і ОПФ, а також процесор реалізуються на програмованій логічній інтегральній схемі (ПЛІС) в поєднанні з зовнішніми ЦАП і АЦП.

Загалом кожен із варіантів має певні недоліки, зокрема обмежений частотний діапазон (для AD5933 та STM32F4), функціональну та апаратну надлишковість (для STM32F4 та ПЛІС), а також принципову необхідність у зовнішньому вимірювальному перетво-

ривачі імпедансу на напругу (для усі трьох випадків). І хоча запропоновані варіанти задовольняють потреби більшості задач, в яких планують їх застосовувати, проте розвиток і здешевлення сучасних напівпровідникових технологій відкривають перспективу побудови портативних ЧАІ не як вбудованих систем, а як систем на кристалі (англ. *SoC – system on chip*). У таких системах всі блоки, як аналогові, так і цифрові, будуть розміщені в межах однієї мікросхеми, що істотно спрощує процедуру проектування і підбору параметрів. Тому подальші дослідження доцільно вести саме в цьому напрямі, розглянувши можливість побудови ЧАІ на програмованих (англ. *PSoC – Programable System on Chip*) або жорстких (англ. *ASIC – Application-Specific Integrated Circuit*) спеціалізованих мікросхемах.

1. Grimnes S., Martinsen O.G. *Bioimpedance & Bioelectricity Basics*. – Second Edition: Academic Press, Elsevier, 2008. – 471 p. 2. Martinez F. S. *Electrical Bioimpedance Cerebral Monitoring: Fundamental Steps towards Clinical Application: Thesis for the degree of doctor of philosophy / Chalmers university of technology, Göteborg, Sweden, 2007*. – 137 p. 3. Jaffrin M. Y., Morel H. *Body fluid volumes measurements by impedance: A review of bioimpedance spectroscopy (BIS) and bioimpedance analysis (BIA) methods // Medical Engineering & Physics 30 (2008)*. – P. 1257–1269. 4. Імпедансна спектроскопія: навч. посібник / І. І. Григорчак, Г. В. Понеділок. – Львів: Вид-во Львівської політехніки, 2011. – 352 с. 5. Varsoukov E., Macdonald J. R. *Impedance spectroscopy: theory, experiment and application*. – N.Y.: Willey, 2005. – 595 p. 6. O'Hayre R., Lee M., Prinz F.B., Kalinin S.V. *Frequency-Dependent Transport Imaging by Scanning Probe Microscopy // Scanning Probe Microscopy*. Springer, 2007. – P. 132–172. 7. Хома Ю.В. Перспективи використання імпедансної спектроскопії в нанотехнологіях // IX Міжнародна науково-технічна конференція “Методи і засоби вимірювання фізичних величин” – “Температура 2012”: тези доповідей. – Львів, 25–28 вересня 2012 р. – С. 191–192. 8. Сафонов В. А. Імпедансная спектроскопія для изучения и мониторинга коррозионных явлений // *Электрохимия*. – 1993. – Т. 29. – № 1. – С. 152–160. 9. Carullo A., Parvis M., Vallan A. *Fast impedance analyser for corrosion monitoring // XVI IMEKO World Congress 2000*. – Vienna, Austria 2000, Vol. VI, TC-10. – P. 161–165. 10. Karden E., Buller S., De Doncker R.W. *A method for*

measurement and interpretation of impedance spectra for industrial batteries // J. Power Sources. – 2000. – Vol. 85. – P. 72–78. 11. Goja J., Lentka G. *A family of new generation miniaturized impedance analyzers for technical object diagnostics // Metrology and Measurement Systems, Vol. XX, (2013), No. 1*. – P. 43–52. 12. Хома Ю. В. Концепція побудови частотних аналізаторів імпедансу з покращеними метрологічними характеристиками // *Електротехнічні та комп'ютерні системи*. – 2012. – № 06(82). – С. 137–144. 13. Хома В. В. Цифрове оброблення сигналів у засобах вимірювання імпедансу // *Вісник Держ. ун-ту “Львівська політехніка”*. – 1998. – № 324. – С. 125–130. 14. Хома Ю. В. Перспективи застосування прямого цифрового синтезу в частотних аналізаторах імпедансу // *Вісник Нац. ун-ту “Львівська політехніка”*. – 2010. – № 665. – С. 27–33. 15. AD 5933. *1 MSPS, 12 bit Impedance Converter, Network Analyzer. Preliminary Data Sheet / [Електронний ресурс]*. – Режим доступу: http://www.analog.com/static/imported-files/data_sheets/AD5933.pdf. 16. *Evaluating the AD5933 1 MSPS, 12-Bit Impedance Converter Network Analyzer // UG Evaluation Board User Guide [Електронний ресурс]*. – Режим доступу: http://www.analog.com/static/imported-files/user_guides/UG-364.pdf. 17. Стадник Б., Хома Ю., Ліхновський І. Коригування динамічних похибок частотного аналізатора імпедансу // *Вимірювальна техніка та метрологія*. – 2010. – Вип. 71. – С. 19–24. 18. Стадник Б., Хома Ю. Дослідження ефективності віконного згладжування для покращення точності частотного аналізатора імпедансу // *Вимірювальна техніка та метрологія*. – 2012. – Вип. 73. – С. 3–11. 19. *STM32F405xx/07xx, STM32F415xx/17xx, STM32F42xxx and STM32F43xxx advanced ARM-based 32-bit MCUs. RM0090 Reference manual / [Електронний ресурс]*. – Режим доступу: http://www.st.com/web/en/resource/technical/document/reference_manual/DM00031020.pdf. 20. *Cyclone FPGA Family, Altera Data Sheet / [Електронний ресурс]*. – Режим доступу: http://www.altera.com/literature/ds/ds_сус.pdf. 21. *Quad, 16-/14-/12-Bit nanoDAC+ with 2 ppm/°C Reference, SPI Interface. AD5686R / AD5685R / AD5684R Data Sheet / [Електронний ресурс]*. – Режим доступу: http://www.analog.com/static/imported-files/data_sheets/AD5686R_AD5685R_AD5684R.pdf. 22. *Complete 12-Bit, 40 MSPS, Monolithic A/D Converter. AD9224 Data Sheet / [Електронний ресурс]*. – Режим доступу: http://www.analog.com/static/imported-files/data_sheets/AD9224.p