

УДК 681.5 : 656.257

М.І. МАЛИНОВСКИЙ

*Харьковский национальный технический университет сельского хозяйства
им. Петра Василенко, Украина*

МАТЕМАТИЧЕСКИЕ МОДЕЛИ БЕЗОПАСНЫХ ПЛИС-КОНТРОЛЛЕРОВ С ПАРАЛЛЕЛЬНОЙ АРХИТЕКТУРОЙ

Описаны абстрактные модели безопасных ПЛИС-контроллеров с параллельной архитектурой (БЛП-автоматов), представлены методы задания, описаны структурные модели и HDL-модели, представлены результаты компьютерного моделирования БЛП-автоматов.

ПЛИС-контроллеры, функциональная безопасность, БЛП-автоматы, HDL-модели

Введение

В последние годы программируемые логические интегральные схемы (ПЛИС) все более широко применяются в качестве одного из наиболее перспективных средств реализации параллельных логических автоматов. Этому способствуют значительные возможности ПЛИС в части резервирования, выполнения самодиагностики, обеспечения высокого быстродействия, надежности и т.д. Расширение областей практического использования ПЛИС делает все более актуальной задачу развития теории построения систем управления на их основе и разработки методов проектирования цифровых автоматов для реализации различных задач, в том числе для построения безопасных систем управления в энергетике, авиации, на транспорте и т.д.

Обзор публикаций. Идеология и методы построения безопасных микроэлектронных систем управления ОТП описаны в [5 – 8]. Методы безопасного сопряжения исполнительных механизмов с микроэлектронными системами управления рассмотрены в [4 – 6]. Теория синтеза безопасных систем управления ОТП приведена в [6]. Теория построения самопроверяемых управляющих автоматов описана в [9]. Проблемы безопасности программного обеспечения микропроцессорных систем рассмотрены в [3, 6]. Требования и методы испытаний

микроэлектронных и микропроцессорных комплексов и систем и доказательства их функциональной безопасности и электромагнитной совместимости описаны в [1, 2].

Как показывает анализ публикаций, проблеме синтеза безопасных автоматов на основе ПЛИС внимания уделяется явно недостаточно. В частности, не описаны возможные варианты архитектуры безопасных автоматов, не достаточно подробно описаны методы их задания, не представлены текстовые описания компонентов, которые можно было бы использовать как стандартные узлы для построения безопасных автоматов и т.д.

Постановка задачи исследования. Задачей данного исследования является совершенствование методов построения безопасных ПЛИС-контроллеров с параллельной архитектурой для управления ответственными технологическими процессами (ОТП) путем разработки теоретических основ синтеза безопасных логических автоматов параллельного действия (БЛП-автоматов).

Разработка абстрактных моделей БЛП-автоматов

В соответствии с установленными требованиями, предъявляемыми к БЛП-автомату, он должен содержать автоматы-компоненты A и B , причем входные z^A, z^B и выходные w^A, w^B состояния автоматов-

компонентов A и B определяются временными параметрами входных и выходных сигналов, а внутренние состояния s^A, s^B – логическими уровнями внутренних сигналов. Функционирование абстрактных БЛП-автоматов может быть описано сетями Петри, содержащими функциональные переходы (f -переходы) $f^A_1 - f^A_6$ и $f^B_1 - f^B_6$ (рис. 1). Модель, приведенная на рис. 1, а соответствует БЛП-автомату, в котором выбор более безопасного состояния зависит от предыдущего состояния – такой автомат будем называть автоматом типа БЛП-М (БЛП-автомат М-типа). БЛП-автомат, в котором выбор более безопасного состояния не зависит от предыдущего состояния (рис. 1, б), будем называть автоматом типа БЛП-Р (БЛП-автомат Р-типа).

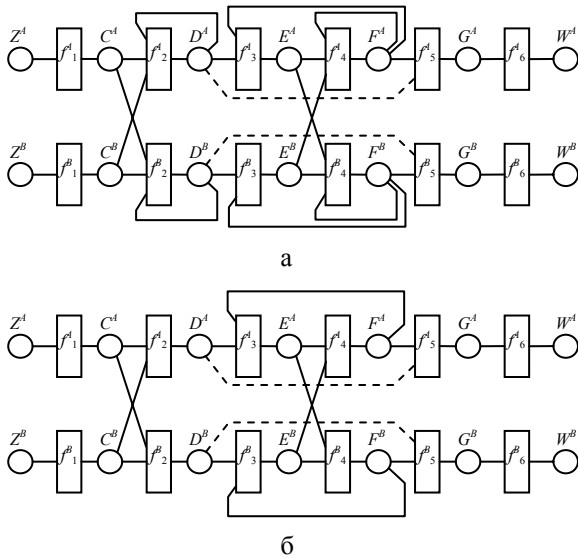


Рис. 1. Сети Петри, описывающие функционирование БЛП-автоматов:
а – М-типа;
б – Р-типа

Как видно из моделей (рис. 1), БЛП-автоматы содержат множества входных состояний Z^A и Z^B , множества выходных состояний W^A и W^B , а также множества внутренних состояний, которые можно разделить на подмножества $C^A, C^B, D^A, D^B, E^A, E^B, F^A, F^B, G^A, G^B$, соответствующие одноименным местам сети Петри.

Свойства абстрактных моделей БЛП-автоматов осуществлять выбор более безопасного состояния с учетом предыдущего состояния (для М-типа) или без учета предыдущего состояния (для Р-типа) определяются тем, что в отличие от БЛП-автоматов Р-типа, автоматы М-типа содержат дуги, соединяющие места D^A с f -переходом f^A_2, D^B с f -переходом f^B_2, F^A с f -переходом f^A_3, F^B с f -переходом f^B_3 .

Абстрактные модели БЛП-автоматов М- и Р-типов также содержат дуги, которые отмечены пунктиром и соединяют места D^A с переходом f^A_5 и D^B с переходом f^B_5 . Указанные дуги содержат БЛП-автоматы Мили, тогда как у БЛП-автоматов Мура эти дуги отсутствуют.

Таким образом, БЛП-автомат (рис. 1) определяется множествами

$$\text{БЛП} = [Z, C, D, E, F, G, H, W, \varphi, \omega, \delta, \chi, \lambda, \psi],$$

где $Z = \{Z^A, Z^B\}$ – множество входных состояний, которым соответствует входной алфавит $z^A_1, \dots, z^A_n, \dots, z^A_N, z^B_1, \dots, z^B_n, \dots, z^B_N$; $W = \{W^A, W^B\}$ – множество выходных состояний, которым соответствует выходной алфавит $w^A_1, \dots, w^A_k, \dots, w^A_K, w^B_1, \dots, w^B_k, \dots, w^B_K$; $C = \{C^A, C^B\}$ – множество внутренних состояний, которым соответствует алфавит состояний $c^A_1, \dots, c^A_n, \dots, c^A_N, c^B_1, \dots, c^B_n, \dots, c^B_N$; $D = \{D^A, D^B\}$ – множество внутренних состояний, которым соответствует алфавит состояний $d^A_1, \dots, d^A_n, \dots, d^A_N, d^B_1, \dots, d^B_n, \dots, d^B_N$; $E = \{E^A, E^B\}$ – множество внутренних состояний, которым соответствует алфавит состояний $e^A_1, \dots, e^A_l, \dots, e^A_L, e^B_1, \dots, e^B_l, \dots, e^B_L$; $F = \{F^A, F^B\}$ – множество внутренних состояний, которым соответствует алфавит состояний $f^A_1, \dots, f^A_l, \dots, f^A_L, f^B_1, \dots, f^B_l, \dots, f^B_L$; $G = \{G^A, G^B\}$ – множество внутренних состояний, которым соответствует алфавит состояний $g^A_1, \dots, g^A_k, \dots, g^A_K, g^B_1, \dots, g^B_k, \dots, g^B_K$; φ – функция переходов, которая определяет состояния C^A, C^B автомата в зависимости от входных состояний Z^A и Z^B ; ω – функция переходов, которая определяет состояния D^A, D^B автомата в момент времени t в зависимости от внутренних состояний C^A, C^B , а

также состояний D^A и D^B (для автоматов М-типа) в момент времени $t - 1$; δ – функция переходов, которая определяет состояния E^A, E^B автомата в момент времени t в зависимости от внутренних состояний D^A, D^B и F^A, F^B в момент времени $t - 1$; χ – функция переходов, которая определяет состояния F^A, F^B автомата в момент времени t в зависимости от внутренних состояний E^A, E^B , а также состояний F^A и F^B (для автоматов М-типа) в момент времени $t - 1$; λ – функция переходов, которая определяет состояния G^A, G^B автомата в момент времени t в зависимости от внутренних состояний F^A, F^B , а также состояний D^A и D^B (для автоматов Мили) в момент времени $t - 1$; ψ – функция переходов, которая определяет выходные состояния W^A, W^B автомата в зависимости от внутренних состояний G^A и G^B .

Каждый из представленных абстрактных БЛП-автоматов имеет два входа, два выхода и работает в дискретном времени, принимая целые неотрицательные значения $t = 0, 1, 2, \dots$. В любой момент t дискретного времени автомат находится в некотором состоянии $s(t) \in S = \{Z, C, D, E, F, G, H, W\}$. Будучи в момент времени t в состоянии $s(t)$, автомат способен воспринять на своем входе сигнал $z(t) \in Z$. В соответствии с функцией ψ в этот же момент времени он выдаст выходной сигнал $w(t) \in W$ и в следующий момент времени в соответствии с функциями переходов $\phi, \omega, \delta, \chi, \lambda$ перейдет в состояние $s(t + 1) \in S$. Если входные сигналы $z^A(t)$ и $z^B(t)$ окажутся неэквивалентными, переход автомата в новое (более безопасное) состояние $d(t + 1) \in D$ будет осуществляться в соответствии с функцией ω , аргументами в которой являются состояния $c(t) \in C$ как компонентного автомата A , так и компонентного автомата B . Причем для БЛП-автоматов М-типа этот переход осуществляется с учетом состояния $d(t) \in D$. Аналогичным образом, если внутренние состояния компонентных автоматов A и B окажутся неэквивалентными (например, в следствие одиноч-

ного искажения переходных функций), следующее состояние автомата $f(t + 1) \in F$ будет осуществляться в соответствии с функцией χ , аргументами в которой являются состояния $e(t) \in E$ как компонентного автомата A , так и компонентного автомата B , а для БЛП-автоматов М-типа этот переход осуществляется кроме этого с учетом состояния $f(t) \in F$.

Для задания БЛП-автоматов необходимо описать все его компоненты $Z, C, D, E, F, G, H, W, \phi, \omega, \delta, \chi, \lambda, \psi$, причем для задания функций δ и λ могут использоваться те же методы, которые применяются для задания соответствующих функций традиционных конечных автоматов Мили и Мура. Таким образом, метод описания компонентов БЛП-автомата сводится к описанию функций δ и λ традиционного автомата, а также функций:

- ϕ – преобразования сигнала $z \in Z$ с временными признаками состояния в сигнал $c \in C$, где в качестве признака состояния используются логические уровни сигналов (задается в соответствии с условиями временного кодирования входных сигналов);
- ψ – преобразования сигнала $g \in G$, где в качестве признака состояния используются логические уровни сигналов, в сигнал $w \in W$ с временными признаками состояния (задается в соответствии с условиями временного кодирования выходных сигналов);
- ω и χ – преобразования внутренних состояний (задаются в соответствии с условиями, определяющими безопасность функционирования БЛП-автомата).

Предлагаемый метод задания БЛП-автоматов иллюстрируется схемой, приведенной на рис. 2. Здесь уравнения, описывающие функционирование автоматов Мили, отмечены символом ¹⁾, автоматов Мура – символом ²⁾, БЛП-автоматов М-типа – символом ³⁾, Р-типа – символом ⁴⁾.

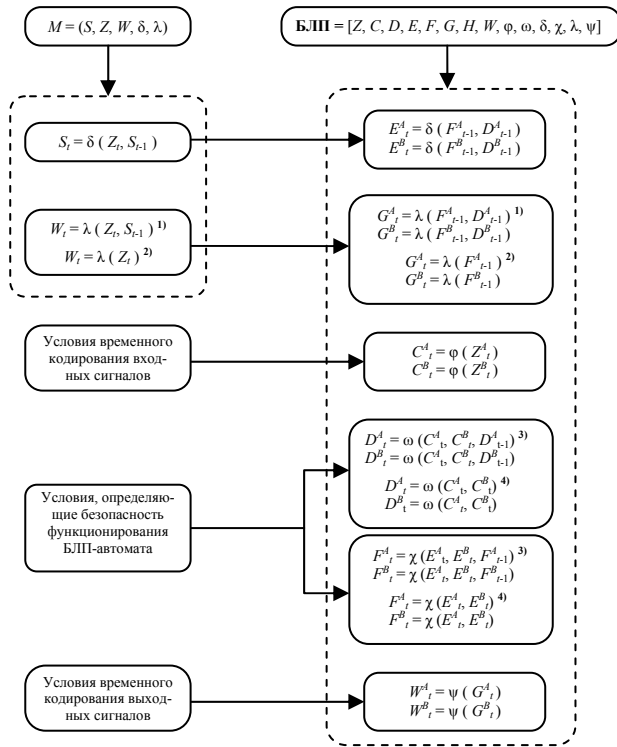


Рис. 2. Метод задания БПП-автоматов

Разработка структурных моделей БПП-автоматов

Синтез структуры БПП-автоматов сводится к синтезу логических структур и формированию взаимосвязей между следующими функциональными блоками:

- функциональные преобразователи, обеспечивающие преобразование сигналов с временными признаками состояния в сигналы, у которых в качестве признака состояния используются их логические уровни;
- функциональные преобразователи, обеспечивающие преобразование сигналов, у которых в качестве признака состояния используются их логические уровни, в сигналы с временными признаками состояния;
- комбинационные схемы, предназначенные для реализации соответствующих логических уравнений;
- блоки памяти, обеспечивающие задержку внутренних сигналов на один такт работы автомата.

БПП-автоматы описываются системой логических уравнений с функциями переходов $\phi, \omega, \delta, \chi, \lambda, \psi$. Для реализации функций ϕ и ψ необходимо использование функциональных преобразователей $\Phi\Pi^A_\phi, \Phi\Pi^B_\phi$ и $\Phi\Pi^A_\psi, \Phi\Pi^B_\psi$. Для реализации функций $\omega, \delta, \chi, \lambda$ необходимо использование комбинационных схем $KC^A_\omega, KC^B_\omega, KC^A_\delta, KC^B_\delta, KC^A_\chi, KC^B_\chi, KC^A_\lambda, KC^B_\lambda$. Для формирования внутренних состояний автомата $F^A_{t-1}, F^B_{t-1}, D^A_{t-1}, D^B_{t-1}$, которые используются в качестве аргументов в логических уравнениях, описывающих абстрактные модели БПП-автоматов, необходимы блоки памяти $БП^A_1, БП^B_1, БП^A_2, БП^B_2$.

На рис. 3 представлена структура БПП-автомата Мили М-типа, которая получена в результате объединения множества функциональных блоков ($\Phi\Pi^A_\phi, \Phi\Pi^B_\phi, \Phi\Pi^A_\psi, \Phi\Pi^B_\psi, KC^A_\omega, KC^B_\omega, KC^A_\delta, KC^B_\delta, KC^A_\chi, KC^B_\chi, KC^A_\lambda, KC^B_\lambda, БП^A_1, БП^B_1, БП^A_2, БП^B_2$). Отличие БПП-автоматов М-типа от Р-типа состоит в наличии сигналов $q^A_1(t-1) \dots q^A_{N''}(t-1)$ на входах KC^A_ω и $q^B_1(t-1) \dots q^B_{N''}(t-1)$ на входах KC^B_ω а также сигналов $y^A_1(t-1) \dots y^A_L(t-1)$ на входах KC^A_χ и $y^B_1(t-1) \dots y^B_L(t-1)$ на входах KC^B_χ . Отличие БПП-автоматов Мили от БПП-автоматов Мура состоит в наличии сигналов $q^A_1(t-1) \dots q^A_{N''}(t-1)$ на входах KC^A_λ и $q^B_1(t-1) \dots q^B_{N''}(t-1)$ на входах KC^B_λ .

Логическая структура функционального преобразователя $\Phi\Pi_\phi$.

Как видно из рис. 3, функция переходов ϕ определяет состояния C^A, C^B (которые соответствуют логическим уровням сигналов $m^A_1 \dots m^A_{N''}, m^B_1 \dots m^B_{N''}$) в зависимости от входных состояний Z^A и Z^B (которые соответствуют временным параметрам сигналов $h^A_1 \dots h^A_{N''}, h^B_1 \dots h^B_{N''}$). Для реализации функции ϕ используются функциональные преобразователи $\Phi\Pi^A_\phi, \Phi\Pi^B_\phi$. Логическая структура $\Phi\Pi_\phi$ зависит от метода временного кодирования входных сигналов. Одним из таких методов является использование в качестве признака состояния периода сигнала. В этом случае логическая структура функцио-

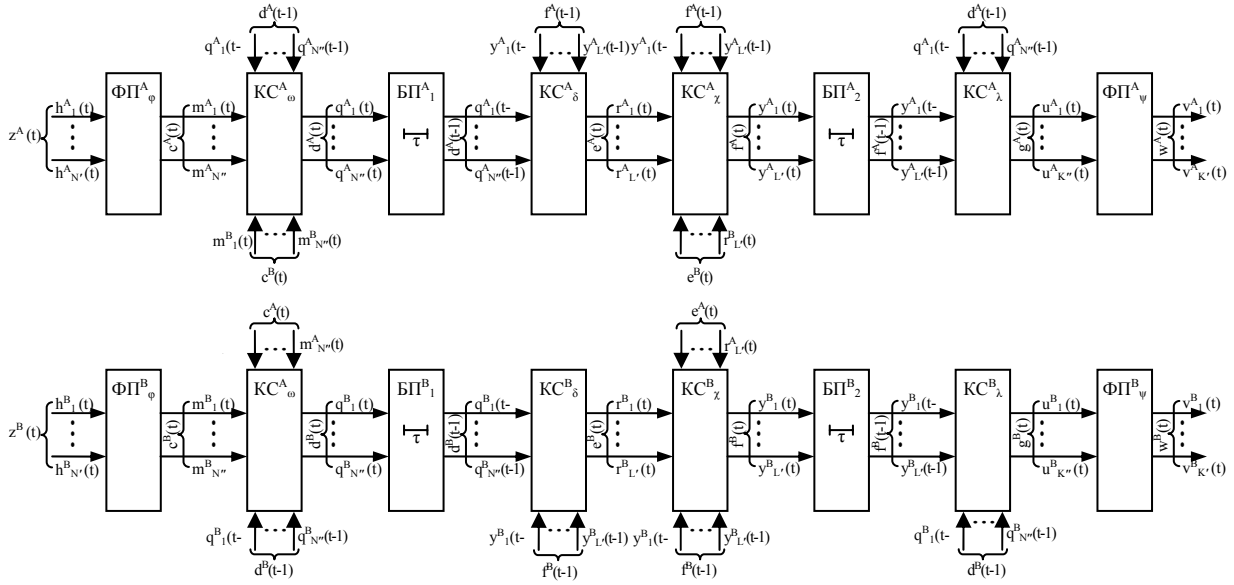


Рис. 3. Структура БЛП-автомата Мили М-типа

нального преобразователя $\Phi\Pi_\phi$ может иметь вид, представленный на рис. 4.

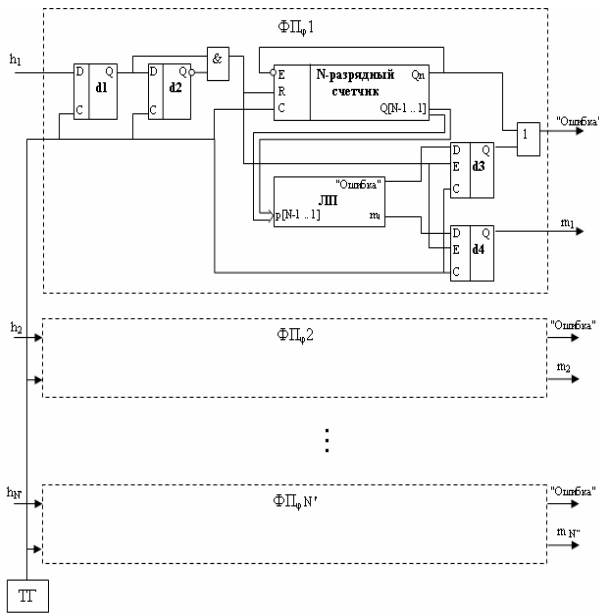


Рис. 4. Логическая структура $\Phi\Pi_\phi$

Логическая структура $\Phi\Pi_\phi$ включает в себя N' функциональных преобразователей (по одному на каждый входной сигнал БЛП-автомата), каждый из которых содержит:

- D-триггеры $d1, d2, d3, d4$;
- N -разрядный счетчик, предназначенный для измерения периода входного сигнала;

– логический преобразователь ЛП, определяющий состояние соответствующего внутреннего сигнала m в зависимости от значения периода входного сигнала;

- логические элементы И (&), ИЛИ (И).

Синхронизация работы функциональных узлов $\Phi\Pi_\phi$ обеспечивается с помощью тактового генератора ТГ.

Каждый из преобразователей $\Phi\Pi_\phi$ помимо выходного сигнала m также содержит выходной сигнал "Ошибка", который формируется в случае несоответствия периода входного сигнала заданным показателям.

Как видно из логической структуры $\Phi\Pi_\phi$, количество входных сигналов h совпадает с количеством внутренних сигналов m , т. е. для данной структуры $N' = N''$. В общем случае, каждому входному сигналу h может соответствовать a внутренних сигналов m : $aN' = N''$. При этом увеличивается количество выходов m логического преобразователя ЛП и триггеров, на выходе которых формируются сигналы m БЛП-автомата.

Логическая структура функционального преобразователя $\Phi\Pi_\psi$.

Функция переходов ψ определяет выходные со-

стояния W^A, W^B (которые соответствуют временным параметрам сигналов $v^A_1 \dots v^A_{K'}$, $v^B_1 \dots v^B_{K'}$) в зависимости от внутренних состояний G^A и G^B (которые соответствуют логическим уровням сигналов $u^A_1 \dots u^A_{K'}$, $u^B_1 \dots u^B_{K'}$). Для реализации функции ψ используются функциональные преобразователи $\Phi\Pi^A_\psi$, $\Phi\Pi^B_\psi$.

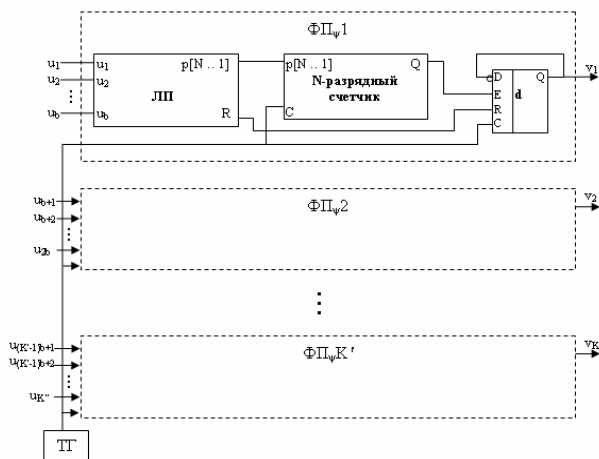


Рис. 5. Логическая структура $\Phi\Pi_\psi$

Логическая структура $\Phi\Pi_\psi$ (см. рис. 5) включает в себя K' функциональных преобразователей (по одному на каждый выходной сигнал БЛП-автомата), каждый из которых содержит:

- D -триггер d ;
- логический преобразователь ЛП, формирующий на выходах $p[N..1]$ двоичное число, соответствующее $\frac{1}{2}$ периода выходного сигнала v ;
- N -разрядный счетчик, предназначенный для измерения периода и формирования сигнала Q для управления D -триггером d .

Синхронизация работы функциональных узлов $\Phi\Pi_\psi$ обеспечивается с помощью тактового генератора ТГ.

Как видно из логической структуры $\Phi\Pi_\psi$, количество внутренних сигналов u в общем случае в b раз больше количества выходных сигналов v , т.е. $K'' = bK'$.

Логические структуры блоков памяти БП₁, БП₂.

В простейшем случае блок памяти БП представляет собой регистр на основе D -триггеров, причем

блок памяти БП₁ содержит N'' , а БП₂ – L' таких триггеров. При этом интервал τ дискретного автоматного времени равен периоду сигнала синхронизации t , формируемого тактовым генератором. Данный способ реализации памяти БЛП-автомата является наиболее простым, однако не позволяет обеспечить многократную проверку правильности решения логических функций ω (для БП₁) и χ (для БП₂), что является одним из важнейших показателей влияния кратковременных сбоях БЛП-автомата на безопасность его функционирования. В связи с этим, при реализации логической структуры блока памяти БП с n -кратной проверкой интервал τ дискретного автоматного времени равен $\tau = nt'$, где t' – интервал времени между проверками.

Следует отметить, что логическая структура блока памяти БП зависит от заданных условий, определяющих безопасность функционирования БЛП-автомата. Выделим два возможных варианта задания условий безопасности:

- 1) более безопасным состоянием, в которое должен перейти БЛП-автомат при наличии сбоях или отказов, является состояние, в котором БЛП-автомат находился в предыдущий момент времени (предыдущее состояние);
- 2) в качестве защитного состояния, в которое должен перейти автомат при наличии сбоях или отказов, выбрано состояние, при котором все сигналы на выходе БП принимают значения логического нуля.

В первом случае логическая структура блока памяти БП₁ (рис. 6) содержит следующие функциональные узлы:

- тактовый генератор ТГ,
- счетчик $C1$, предназначенный для формирования сигнала E , который представляет собой импульс с длительностью в один такт сигнала синхронизации C и формируется периодически с интервалом времени t' ;
- счетчик $C2$, обеспечивающий подсчет количества выполненных проверок правильности реализации логических функций ω ;

- N'' -разрядные регистры памяти $RG1$ и $RG2$,
- N'' -разрядная схема сравнения.

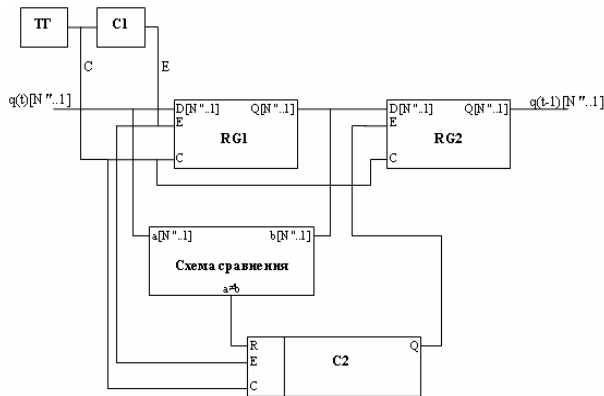


Рис. 6. Логическая структура блока памяти BP_1 с сохранением предыдущего состояния

Выполнение заданного условия обеспечения безопасности функционирования блока памяти BP_1 , при котором более безопасным является предыдущее состояние, обеспечивается за счет того, что при поступлении сбоев с частотой, меньшей чем $1/\tau$, информация в регистре $RG2$ не будет обновляться, т.е. блок памяти BP_1 будет находиться в том же состоянии, в котором он находился в предыдущий момент времени. Таким образом, формирование нового состояния блока памяти возможно только после успешного выполнения n -кратной проверки правильности реализации логической функции ω , что соответствует сформулированному условию безопасности.

Во втором случае, когда в качестве защитного состояния, в которое должен перейти автомат при наличии сбоев или отказов, выбрано состояние, при котором все сигналы на выходе BP принимают значения логического нуля, структура BP_1 дополняется счетчиком $C3$, обеспечивающим обнуление регистра $RG2$, если на выходе Q счетчика $C2$ в течение заданного интервала времени не формируется сигнал логической 1 (рис. 7). Таким образом, при поступлении сбоев с частотой, меньшей чем $1/\tau$, выходные сигналы блока памяти BP_1 обнуляются.

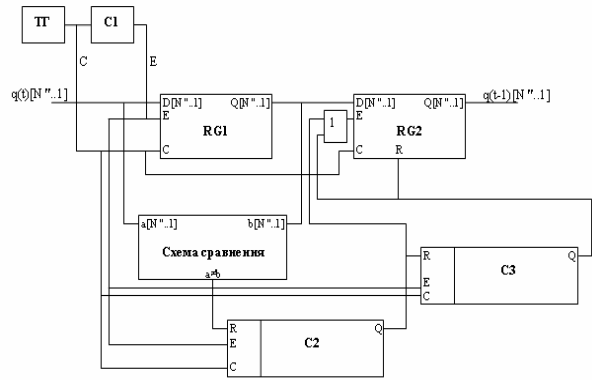


Рис. 7. Логическая структура блока памяти BP_1 с обнулением элементов памяти

Логические структуры блока памяти BP_2 для рассмотренных выше вариантов задания условий обеспечения безопасности функционирования БЛП-автомата являются аналогичными со структурами BP_1 .

Разработка HDL-моделей БЛП-автоматов

Основными задачами разработки HDL-моделей являются: выполнение компьютерного моделирования и анализ функционирования БЛП-автоматов; получение текстового описания стандартных компонентов, на основе которых строятся БЛП-автоматы, а также собственно архитектуры БЛП-автоматов с целью их дальнейшего практического применения при разработке программного обеспечения для ПЛИС-контроллеров с параллельной архитектурой.

Обобщенная структурная схема HDL-модели БЛП-автоматов представлена на рис. 8 и содержит набор компонентов, предназначенных для реализации функций переходов ϕ , ω , δ , χ , λ , ψ . Названия данных компонентов совпадают с названиями букв греческого алфавита, соответствующих функциям переходов. Кроме того, структурная схема HDL-модели содержит блоки памяти bp и компоненты $C1_A$, $C1_B$, которые обеспечивают задание для блоков памяти временного интервала между проверками правильности реализации функций пе-

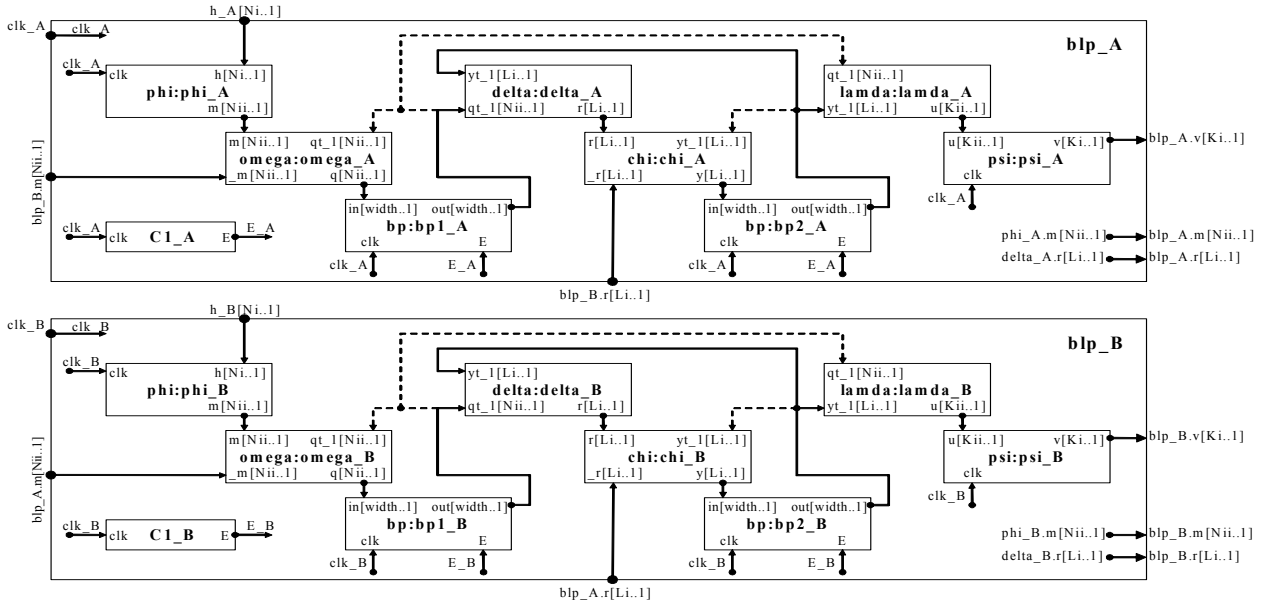


Рис. 8. Обобщенная структурная схема HDL-модели БЛП-автоматов

переходов. Структурные схемы HDL-моделей функциональных преобразователей ФП_φ, ФП_ψ и блока памяти БП, а также результаты моделирования их работы представлены на рис. 9 – 13.

Выводы

1. Архитектура БЛП-автоматов может гибко настраиваться на реализацию ответственных функций в соответствии с заданными условиями, определяющими безопасность функционирования автоматов, путем компоновки и настройки разработанных стандартных компонентов.
2. Качественная безопасность на уровне сопряжения ПЛИС-контроллеров с исполнительными механизмами достигается за счет временного кодирования входных и выходных сигналов.
3. Повышение достоверности обработки информации достигается за счет многократной проверки правильности реализации логических функций.
4. Основными направлениями дальнейших исследований являются: разработка HDL-моделей многоканальных ПЛИС-контроллеров с реконфигурируемой структурой, методов обмена данными между сетевыми ПЛИС-контроллерами, технологии их программирования и т.д.

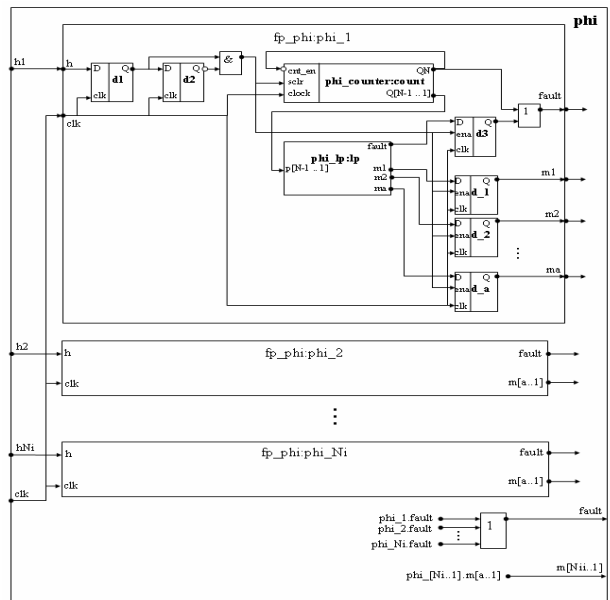


Рис. 9. Структурная схема HDL-модели ФП_φ

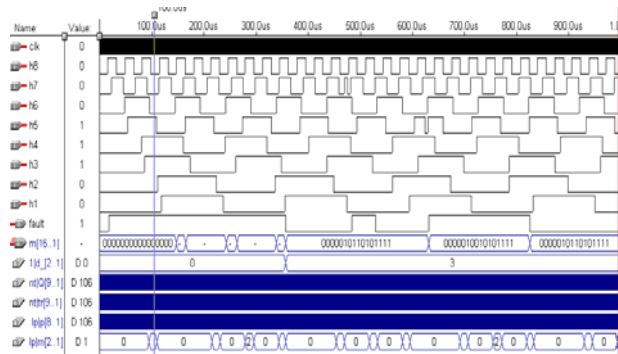


Рис. 10. Фрагмент результатов моделирования ФП_φ

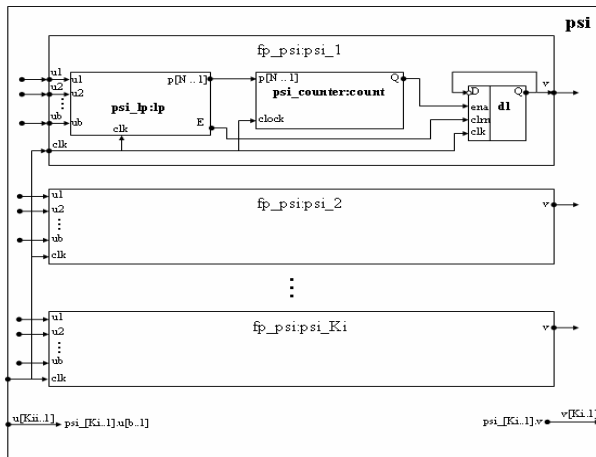


Рис. 11. Структурная схема HDL-модели ФП_ψ

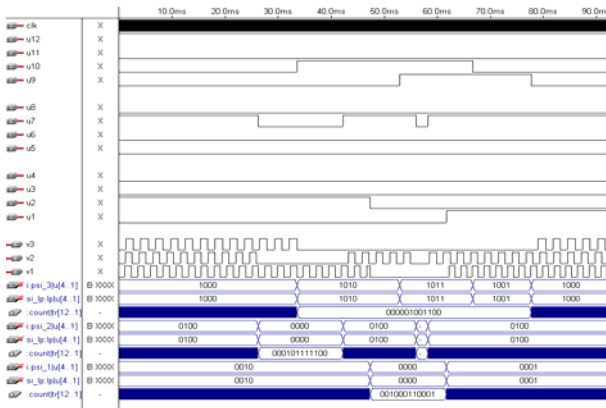


Рис. 12. Фрагмент результатов моделирования ФП_ψ

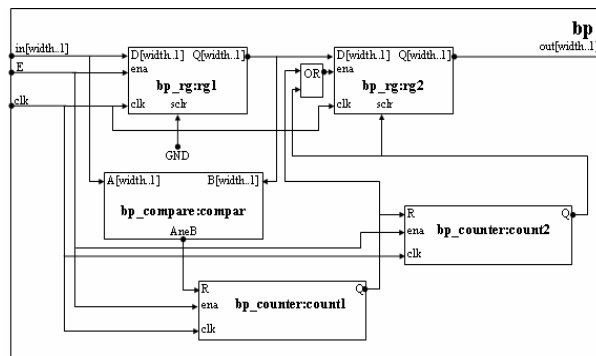


Рис. 13. Структурная схема HDL-модели БП

Литература

1. ДСТУ 4151-2003 Комплекси технічних засобів систем керування та регулювання руху поїздів. Електромагнітна сумісність.
2. ДСТУ 4178-2003 Комплекси технічних засобів систем керування та регулювання руху поїздів. Функційна безпечність і надійність.

3. Горелик А.В. Проблемы безопасности программного обеспечения микропроцессорных систем // Автоматика, связь, информатика. – 2003. – № 8. – С. 24-26.

4. Дрейман О.К., Гавзов Д.В., Илюхин М.В. Сопряжение микропроцессорных систем железнодорожной автоматики с напольными объектами // Автоматика, телемеханика и связь. – 1990. – № 1, 2. – С. 14-17.

5. Лисенков В.М. Статистическая теория безопасности движения поездов. – М.: ВИНТИ РАН, 1999. – 322 с.

6. Методы построения безопасных микроэлектронных систем железнодорожной автоматики / В.В. Сапожников, Вл.В. Сапожников, Х.А. Христов, Д.В. Гавзов. – М.: Транспорт, 1995. – 272 с.

7. Мойсеєнко В.І. Мікропроцесорні системи залізничної автоматики. Част. 1. Централізація стрілок та сигналів. – Транспорт України, 1999 – 148 с.

8. Сапожников В.В., Кравцов Ю.А., Сапожников Вл.В. Теория дискретных устройств железнодорожной автоматики, телемеханики и связи: Учеб. для вузов ж.-д. трансп. – М.: УМК МПС России, 2001. – 312 с.

9. Сапожников В.В., Сапожников Вл.В. Дискретные автоматы с обнаружением отказов. – Л.: Энергоатомиздат. Ленингр. отд-ние, 1984. – 112 с.

10. Програмований логічний контролер: Пат. 56476 Україна, G05B19/18/ Загарій Г.І., Фурман І.О., Малиновський М.Л.; Заявл. 11.06.2002; Опубл. 15.09.2004. Бюл. № 9. – 3 с.

11. Furman I., Malinovsky M. Construction Principles and Architecture of a Safe, High-Performance Logic Controlling Module // Proceedings of the 2002 MAPLD International Conference – Maryland, USA.

Поступила в редакцію 12.02.2007

Рецензент: д-р техн. наук, проф. В.С. Харченко, Национальный аэрокосмический университет им. Н.Е. Жуковского «ХАИ», Харьков.