

УДК 681.325

А.А. БИЛЕНКО, В.С. СИТНИКОВ

Одесский национальный политехнический университет, Украина

АНАЛИЗ ПОСТРОЕНИЯ ВЫЧИСЛЕНИЙ НА ОСНОВЕ РЕКОНФИГУРИРУЕМЫХ КОМПЬЮТЕРНЫХ СИСТЕМ

Проведен анализ особенностей организации вычислений и обработки больших объемов данных на фон Неймановской архитектуре и на реконфигурируемых вычислительных структурах. Проанализированы способы построения реконфигурируемых вычислительных структур. Определены требования к программному обеспечению поддержки работы с реконфигурируемыми структурами. Предлагаемое решение позволяет перейти от операций над элементами больших потоков данных к операциям над самими потоками данных. Показано, что множество кластерных функций возможно использовать параллельно, что способствует повышению эффективности всей системы вычислений.

Ключевые слова: архитектура ЭВМ, реконфигурируемые системы, программные средства, аппаратные средства.

Введение

В настоящее время разработка новых видов средств вычислительной техники имеет особую актуальность, т.к. современные задачи тесно связаны с обработкой больших объемов многомерных данных. С появлением таких задач возрастают требования к эффективности функционирования аппаратных средств, которые дают возможность решать такие задачи. Современные однопроцессорные и многопроцессорные системы не позволяют решить большинство таких задач при ограничениях на затраты по времени обработки, потребляемой мощности, количеству применяемых аппаратных средств, удаленности друг от друга вычислительных узлов и т.п. В обозримом будущем, тактовые частоты современных и перспективных СБИС могут быть увеличены только до 5 ГГц [1]. Поэтому, становится очевидным, что чисто технологические решения повышения эффективности и энергопотребления бесперспективны.

1. Анализ архитектур современных и реконфигурируемых систем

Сегодня самой массовой архитектурой однопроцессорных и многопроцессорных систем является архитектура фон Неймана. Она строится на следующих принципах [2]:

- Принцип использования двоичной системы числения для представления данных и команд.
- Принцип программного управления. Программа состоит из набора команд, которые выполняются процессором друг за другом в определенной последовательности.

- Принцип однородности памяти.
- Принцип адресуемости памяти.
- Принцип последовательного программного управления
- Принцип условного перехода.

Как известно, принцип последовательного программного управления заключается в том, что все команды располагаются в памяти и выполняются последовательно, одна после завершения другой. Так как команды процессора позволяют работать напрямую с данными разрядностью не больше чем разрядность регистров этой архитектуры, становится очевидно, что пропускная способность всей системы зависит от времени выполнения одной команды, а не скорости работы АЛУ или другого вычислительного модуля. Современные расширения – MMX, SSE кардинально вопрос не решают, так как просто оперируют данными большей разрядности[3].

Вопросы выполнения команд параллельно на аппаратном уровне не заложены в рассматриваемую архитектуру. Даже появление мультипроцессорных систем не снимает полностью этот вопрос.

В архитектуре фон Неймана принято разбивать вычисления больших объемов данных на циклические блоки оперирующие элементами последовательности, например вычисление выражения $D = A + B * C$ на ассемблере таких архитектур может выглядеть так:

```
;; N – количество элементов в A,B,C,D
;; A,B,C,D – указатели на ячейки памяти,
;; где хранятся входные данные.
mov rх, n           ; @rх <- n (счетчик цикла)
M1:
mov r4, 0           ; @r5 <- 0
```

```

mov r1, a+r4      ; @r1 <- a[i]
mov r2, b+r4      ; @r2 <- b[i]
mov r3, c+r4      ; @r3 <- c[i]
mul r2, r3        ; @r2 <- b[i] * c[i]
add r1, r2        ; @r1 <- a[i]+b[i]*c[i]
mov d+r4, r1      ; d[i] = a[i]+b[i]*c[i]
inc r4            ; ++i
dec gx            ; --@gx
je M1             ; loop m1
; D = A + B * C
    
```

Как видно за одну команду можно обработать данные, разрядность которых не более чем разрядность процессора.

В связи с перечисленными недостатками архитектуры фон Неймана предлагается изменить подход к организации вычислений больших объемов данных. В этом подходе, элементом для обработки является поток обрабатываемых данных, а обработчиком этих данных – реконфигурируемая структура (РС), которая конфигурируется перед каждой обработкой потока данных особым образом. Конфигурацией РС занимается процессор. РС напрямую работает с памятью процессора. Соответственно, место РС в современных архитектурах вычислительных систем – на основной процессорной шине.

Предлагаемые структуры можно реализовать на множестве «ячеек», способных выполнять какую-либо базовую операцию, а также схемах коммутации этих ячеек (рис. 1).

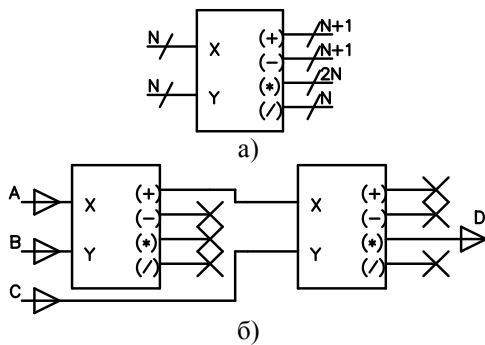


Рис. 1. а – пример ячейки вычисляющей 4 функции. б – схема коммутации таких ячеек, производящих обработку потоков данных А,В,С и вычисляющие поток данных D

Описанную ячейку будем называть базовой функцией (БФ). Более сложные функции, например, $D = A + B * C$ (рис. 1, б), состоящие из частей коммуникационной схемы и БФ – будем называть производными функциями (ПФ).

Путем объединения ПФ можно получить функцию, описанную в базе БФ. В случае если базис функций БФ полный – то с помощью таких ПФ можно описать вычисление любой сложности.

Система, состоящая из БФ с возможностью реконфигурации во множество ПФ, будем называть кластером функций (КФ). КФ, помимо БФ и системы коммутации, содержит еще и средства, обеспечивающие передачу потоков данных на входы ПФ, конфигурирования БФ в ПФ и средства связи для взаимодействия с ПК или другими ЭВМ (рис. 2).

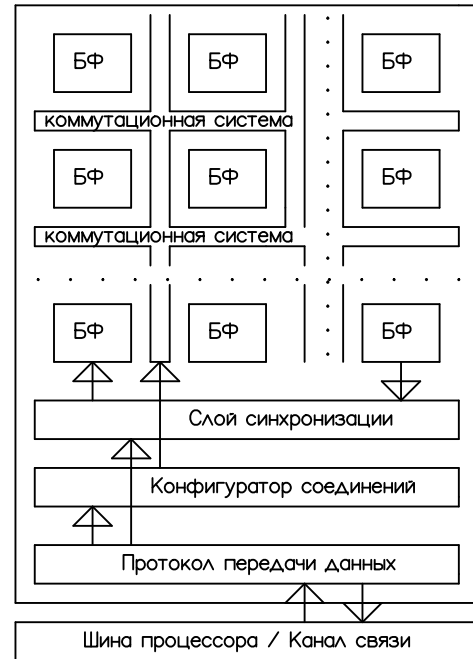


Рис. 2. Кластер функций

Применение описанной системы в промышленных условиях подразумевает создание набора программного обеспечения как для поддержки работы КФ с операционной системой ЭВМ, так и средств разработки для описания вычислений в терминах БФ и ПФ. Средства разработки должны соответствовать следующим требованиям:

- Подготовка функциональных схем для обработки потока данных.
- Определение количества кластеров для обработки данных с заданными критериями эффективности (количество аппаратных затрат, быстродействие, потребление мощности и т.п.)
- Анализ задержки распространения сигналов.
- Выбор сложности БФ.
- Ограничение сложности ПФ.
- Подготовка образов для конфигурирования КФ.

Со стороны операционной системы кластера функций должны быть представлены как ресурсы, а также должны поддерживать следующие операции:

- захват / освобождение ресурса.
- конфигурирование КФ.
- проведение вычисления.

– сохранение результатов и передачи их для дальнейшего использования.

Заключение

Предлагаемое решение позволяет перейти от операций над элементами больших потоков данных к операциям над самими потоками данных. Как видно, множество КФ возможно использовать параллельно. Всё это способствует повышению эффективности всей системы вычислений.

Литература

1. Intel Core 2 Duo Processor for Intel Centrino Duo Processor Technology Specification [Электронный ресурс] – Режим доступа: <http://www.intel.com/design/mobile/specupdt/314079.htm>.
2. Таненбаум Э.Э. Архитектура компьютера, 3-е изд. / Э.Э. Таненбаум. – СПб.: Питер, 2007. – 848 с.
3. Зубков С.В. Assembler для DOS, Windows, UNIX. 3-е изд. / С.В. Зубков. — М. : ДМК Пресс: СПб.: Питер, 2004. — 608 с.

Поступила в редакцию 21.12.2009

Рецензент: д-р техн. наук, проф., проф. кафедры Ф.В. Новиков, Харьковский национальный экономический университет, Украина.

АНАЛІЗ ПОБУДОВИ ОБЧИСЛЮВАНЬ НА ОСНОВІ КОМП'ЮТЕРНИХ СИСТЕМ, ЩО РЕКОНФІГУРУЮТЬСЯ

А.О. Біленко, В.С. Ситніков

Наведено аналіз особливостей організації обчислень та обробки великих об'ємів даних на фон Неймановській архітектурі та на обчислювальних структурах, що реконфігуруються. Проаналізовані засоби побудови обчислювальних структур, що реконфігуруються. Визначені вимоги до програмного забезпечення підтримки роботи зі структурами, що реконфігуруються. Пропоноване рішення дозволяє перейти від операцій над елементами великих потоків даних до операцій над самими потоками даних. Показано, що багато кластерних функцій може виконуватися паралельно, що сприяє підвищенню ефективності всієї системи обчислень.

Ключові слова: архітектура EOM, системи, що реконфігуруються; програмні засоби, апаратні засоби.

THE ANALYSIS OF CONSTRUCTION OF CALCULATIONS ON THE BASIS OF RE-CONFIGURED COMPUTER SYSTEMS

A.O. Bilenko, V.S. Sitnikov

The review of the organization of calculations and processing of great volumes of the data on a background to von Neumann architecture and on reconfigurable computing structures is presented. The way of construction of the reconfigurable systems is analyzed. Software requirements to comply with reconfigurable structures are formulated. The proposed solution allows to shift from operations with the elements of large flow of data to operations with data streams themselves. As a lot of cluster functions can be used in parallel, it enhances the effectiveness of the system's calculations.

Keywords: Computer architecture, reconfigurable systems, software, hardware.

Біленко Анатолій Александрович – аспирант кафедри комп'ютерних систем, Одеський національний політехнічний університет «ОНПУ», Одеса, Україна, e-mail: anatoliy.bilenko@gmail.com.

Ситников Валерий Степанович – докт. техн. наук, проф., проф. кафедри комп'ютерних систем Одеський національний політехнічний університет «ОНПУ», Одеса, Україна, e-mail: sitnvs@mail.ru.